

DATA SWITCH ELEKTRONIK UNTUK BERBAGI PENGGUNAAN PRINTER

TUGAS AKHIR
DIAJUKAN GUNA MEMENUHI SYARAT - SYARAT
UNTUK MEMPEROLEH GELAR
SARJANA STRATA SATU

O l e h :

HADY SUWANTO
No. Mhs. : 011840139



JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI INDONESIA
S E R P O N G
1 9 9 0

DATA SWITCH ELEKTRONIK UNTUK BERBAGI PENGGUNAAN PRINTER

TUGAS AKHIR

DIAJUKAN GUNA MEMENUHI SYARAT-SYARAT
UNTUK MEMPEROLEH GELAR
SARJANA STRATA SATU

Oleh :

HADY SUWANTO

NO.MHS : 011840139



Serpong, 4 Juli 1990

Menyetujui:

Dosen Pembimbing,

(Ir. Wahidin Wahab, M.sc., Ph.D)

Mengetahui:

Ketua Jurusan Teknik, Elektro,

(Dipl.Ing. Th.H. Lumbantoruan)

KATA PENGANTAR

Puji dan syukur kami panjatkan kehadirat Tuhan Yang Maha Esa yang telah melimpahkan karuniaNya sehingga tersusunnya tugas akhir ini.

Tugas akhir ini merupakan syarat terakhir yang harus dipenuhi oleh setiap mahasiswa untuk mencapai gelar Sarjana Strata Satu (S-1) pada Fakultas Teknologi Industri jurusan Teknik Elektro Institut Teknologi Indonesia.

Untuk memenuhi syarat tersebut penulis telah menyusun tugas akhir dengan judul:

DATA SWITCH ELEKTRONIK UNTUK BERBAGI PENGGUNAAN PRINTER

Dengan tersusunnya tugas akhir ini, kami ucapkan banyak terima kasih kepada:

- Bpk. Ir. Wahidin Wahab, M.Sc., Ph.D., selaku dosen pembimbing tugas akhir ini, yang telah memberikan bimbingan, pengawasan dan bantuan moril selama pembuatan tugas akhir ini.
- Karyawan KIM LIPI Puspitek Serpong, khususnya karyawan laboratorium Instrumentasi Industri yang telah banyak membantu dalam pembuatan tugas akhir.
- Bpk. Dipl.Ing. Th. H. Lumbantoruan, selaku ketua Jurusan Teknik Elektro Institut Teknologi Indonesia.
- Bpk. Ir. Imam Sugandi, selaku sekretaris Jurusan

Teknik Elektro Institut Teknologi Indonesia.

- Semua pihak yang turut membantu tersusunnya tugas akhir ini.

Mungkin saja dalam penyusunan tugas akhir ini masih terdapat kekurangan, masih dijumpai istilah-istilah asing, karena keterbatasan penulis.

Akhirnya dengan segala kerendahan hati, penulis bersedia menerima kritik dari semua pihak, dan semoga tugas akhir ini dapat melengkapi perpustakaan dan bermanfaat bagi para pembaca yang memerlukannya.

Jakarta, Mei 1990

penulis

DAFTAR ISI

	Hal.
Kata Pengantar	i
Daftar Isi	iii
BAB I. PENDAHULUAN	1
1.1. Umum	1
1.2. Ruang lingkup bahasan	1
BAB II. HUBUNGAN KOMPUTER DENGAN PRINTER	3
2.1. Centronics Parallel Printer Adapter	4
2.2. Hubungan Dua Komputer Dengan Satu Printer	8
BAB III. PERANGKAT KERAS DATA SWITCH	10
3.1. Rangkaian Terpadu 74LS00	10
3.2. Rangkaian Terpadu 74LS04	11
3.3. Rangkaian Terpadu 74LS32	12
3.4. Rangkaian Terpadu 74LS74	12
3.5. Rangkaian Terpadu 74121	13
3.6. Rangkaian Terpadu 74LS145	14
3.7. Rangkaian Terpadu 74LS241	15
3.8. Rangkaian Terpadu 74LS244	17
3.9. Rangkaian Terpadu 74LS247	17
3.10. Rangkaian Catu Daya	17
BAB IV. RANGKAIAN UNIT DATA SWITCH	19
4.1. Diagram Blok	19
4.2. Cara Kerja	21
4.3. Rangkaian Data Switch Untuk Dua Komputer	27

DAFTAR ISI

	Hal.
BAB V. PENGEMBANGAN RANGKAIAN DATA SWITCH	32
5.1. Data Switch Untuk Empat Komputer	
Dengan Satu Printer	32
5.1.A. Rangkaian Decimal-To-BCD Encoder	33
5.1.B. Rangkaian Terpadu Gerbang OR	36
5.1.C. Rangkaian Terpadu Monostable	
Multivibrator	36
5.1.D. Rangkaian Terpadu D Flip-Flop	36
5.1.E. Rangkaian BCD-To-Decimal Decoder	37
5.1.F. Rangkaian Tristate Buffer	
Untuk Tombol Set dan Reset	38
5.1.G. Lain-Lain	38
5.2. Rangkaian Data Switch Untuk Delapan	
Komputer Dengan Satu Printer	39
5.2.A. Rangkaian Terpadu Decimal-To-BCD	
Encoder	39
5.2.B. Rangkaian Terpadu Gerbang OR	41
5.2.C. Rangkaian Terpadu Monostable	
Multivibrator	41
5.2.D. Rangkaian D Flip-Flop	41
5.2.E. Rangkaian Terpadu BCD-To-Decimal	
Decoder	42
5.2.F. Lain-Lain	42
BAB VI. KESIMPULAN	45
Buku Acuan	47

ABSTRAK

Data switch merupakan parallel interface, dimana pemakaian bersama beberapa komputer dengan satu printer secara bergantian.

Dalam merancang data switch untuk dua komputer, empat komputer, dan delapan komputer dengan satu printer, penulis menggunakan perangkat keras yang murah dan mudah didapat di pasaran. Mengenai cara kerja data switch untuk dua komputer dengan satu printer akan dibahas pada bab IV, sedangkan pengembangan rangkaian data switch untuk empat komputer dan delapan komputer dengan satu printer akan dibahas pada bab V. Rancangan data switch ini mempunyai kelebihan dan kekurangan atau kelemahan.

BAB I

PENDAHULUAN

1.1. Umum

Dalam tugas akhir ini, penulis memilih judul Data Switch Elektronik Untuk Berbagi Penggunaan Printer. Sekarang ini di jaman komputerisasi, pemakaian komputer pada kantor-kantor sangat diperlukan dan merupakan hal yang umum. Umumnya pemakaian komputer pada kantor-kantor dalam jumlah yang cukup banyak, sehingga memerlukan cukup banyak printer. Hasil pencetakan data dari printer harus bagus dan baik apalagi untuk pencetakan data keuangan, dan juga untuk menambah ke-bonafit-an perusahaan. Untuk pencetakan data tersebut diperlukan printer yang baik, misalnya printer Seikosha BP-5420FA atau printer Epson LQ 2500+ dimana harganya relatif mahal. Untuk menghemat biaya, data switch banyak dipergunakan pada kantor-kantor, dimana pemakaian bersama beberapa komputer dengan satu printer secara bergantian.

Data switch merupakan paralel interface. Dalam tugas akhir ini, penulis membuat data switch untuk penggunaan dua komputer dengan satu printer sebagai peraga. Untuk pengembangan lebih lanjut, dimana penggunaan empat komputer dengan satu printer atau delapan komputer dengan satu printer, penulis hanya membuat gambar rangkaiannya saja dimana prinsip kerja

alat tersebut adalah sama. Dengan demikian untuk pengembangan lebih lanjut, untuk penggunaan lebih banyak komputer dengan satu printer bukanlah merupakan masalah yang sulit.

1.2. Ruang lingkup bahasan

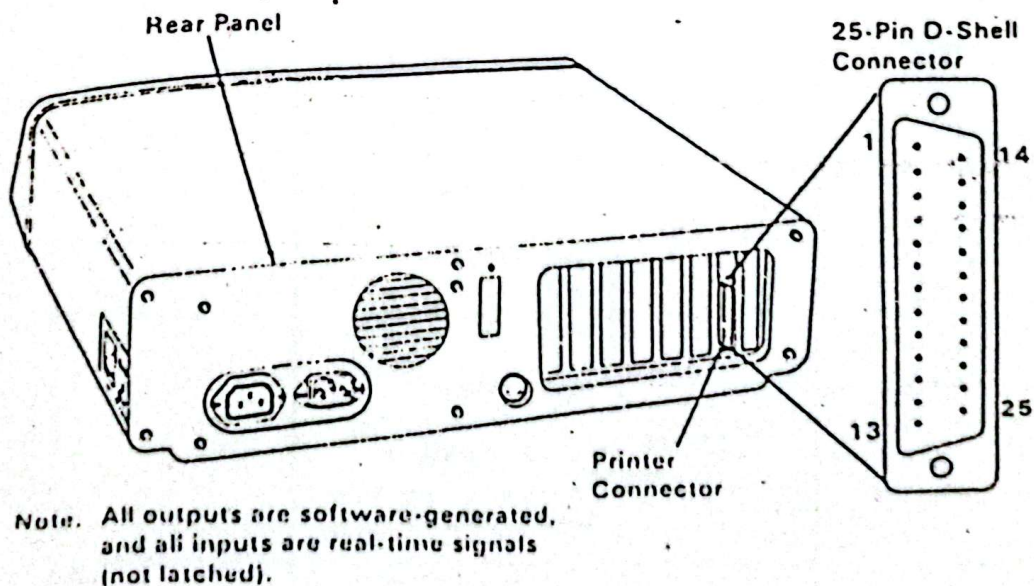
Pokok pembahasan dalam tugas akhir ini adalah Data Switch Elektronik Untuk Berbagi Penggunaan Printer, yang mencakup tentang:

- Hubungan Komputer Dengan Printer.
- Perangkat keras data switch.
- Cara kerja rangkaian unit data switch untuk dua komputer dengan satu printer.
- Rangkaian data switch untuk empat komputer dengan satu printer dan delapan komputer dengan satu printer

BAB II

HUBUNGAN KOMPUTER DENGAN PRINTER

Setiap komputer mempunyai fasilitas untuk berhubungan dengan printer melalui suatu konektor, begitu juga dengan printer mempunyai fasilitas untuk berhubungan dengan komputer melalui suatu konektor. Konektor tersebut adalah D konektor karena bentuk seperti huruf "D", dan lebih dikenal sebagai Centronics Parallel Printer Adapter. Untuk lebih jelasnya lihat gambar 2.1. di bawah ini.



Gambar 2.1. "D" konektor

2.1. Centronics Parallel Printer Adapter

Centronics Parallel Printer Adapter pada Komputer mempunyai 25 pin. Masing-masing pin memiliki fungsi seperti tercantum pada tabel 2.1. berikut ini:

Tabel 2.1. Sinyal Centronics Parallel Printer Adapter Pada Komputer

Nomor pin	Nama sinyal
1	- Strobe
2	+ Data 1
3	+ Data 2
4	+ Data 3
5	+ Data 4
6	+ Data 5
7	+ Data 6
8	+ Data 7
9	+ Data 8
10	- Acknowledge
11	+ Busy
12	+ Paper End
13	+ Select
14	- Auto Feed
15	- Error
16	- Initalisasi Printer
17	- Select Input
18-25	Ground

**Tabel 2.2. Sinyal Centronics Parallel Printer
Adapter Pada Printer**

Nomor pin	No.pin kembali	Nama Sinyal	Arah
1	19	<u>Strobe</u>	masuk
2	20	Data 1	masuk
3	21	Data 2	masuk
4	22	Data 3	masuk
5	23	Data 4	masuk
6	24	Data 5	masuk
7	25	Data 6	masuk
8	26	Data 7	masuk
9	27	Data 8	masuk
10	28	<u>Acknowledge</u>	keluar
11	29	Busy	keluar
12	30	PE	keluar
13	-	SLCT	keluar
14	-	<u>Autofeed-XT</u>	masuk
15,18 ,34	-	—	-
16,17 19-30 ,33	-	Ground	-
31	-	<u>Init</u>	masuk
32	-	<u>Error</u>	keluar
35	-	—	-
36	-	<u>Slct-In</u>	keluar

Dalam pembuatan tugas akhir ini, penulis memakai printer Epson LX-800, dimana Centronics Parallel Printer Adapter pada printer tersebut mempunyai 36 pin. Masing-masing pin memiliki fungsi seperti tercantum pada tabel 2.2. Dalam tabel 2.1, tanda + berarti aktif high dan tanda - berarti aktif low.

Sinyal-sinyal pada tabel 2.1 dan tabel 2.2 tersebut dapat dijelaskan sebagai berikut:

1. Strobe

Sinyal ini dipakai untuk sinkronisasi pengiriman data dari CPU ke printer, apakah printer sudah siap menerima data dari CPU atau belum. Jika printer telah siap menerima data maka sinyal ini mempunyai tingkat logika low, sedangkan pada keadaan normal sinyal ini mempunyai tingkat logika high.

2. Data 1 sampai dengan Data 8

Sinyal-sinyal ini mempresentasikan data, yang dikirim ke printer.

3. Acknowledge

Sinyal ini menyatakan bahwa printer telah siap menerima data atau data telah diterima oleh printer, dan printer siap menerima data lainnya apabila sinyal ini mempunyai tingkat logika low. Pada keadaan normal sinyal ini mempunyai tingkat logika high.

4. Busy

Sinyal ini akan mempunyai tingkat logika high apabila :

- selama printer sedang memasukan data ke memori buffer printer.
- selama printer sedang mencetak.
- selama printer tidak ready (siap).

5. PE (Paper End)

Sinyal ini menunjukkan bahwa printer tidak ada kertas apabila sinyal ini mempunyai tingkat logika high.

6. SLCT (Select)

Sinyal ini selalu berada pada tingkat logika high, dihubungkan ke +5 V melalui tahanan 3,3 Kohm. Sinyal ini dipakai untuk memberi isyarat bahwa printer berada dalam keadaan dipilih.

7. Autofeed-XT

Jika sinyal ini mempunyai tingkat logika low berarti CPU memerintahkan printer menaikkan kertas satu baris setelah mencetak.

8. Error

Sinyal ini mempunyai tingkat logika low jika printer dalam keadaan tidak ada kertas, off line, atau terjadi error.

9. Init (Inisialisasi Printer)

Sinyal ini dipakai untuk mengontrol printer, yaitu men-reset keadaan awal printer dan men-clear-kan printer buffer dengan tingkat logika low. Pada keadaan normal sinyal ini berada pada tingkat logika high.

10. Slct-In (Select Input)

Sinyal ini dipakai untuk memungkinkan pemasukan data dari CPU ke printer apabila mempunyai tingkat logika low. Pada keadaan normal sinyal ini berada pada tingkat logika high.

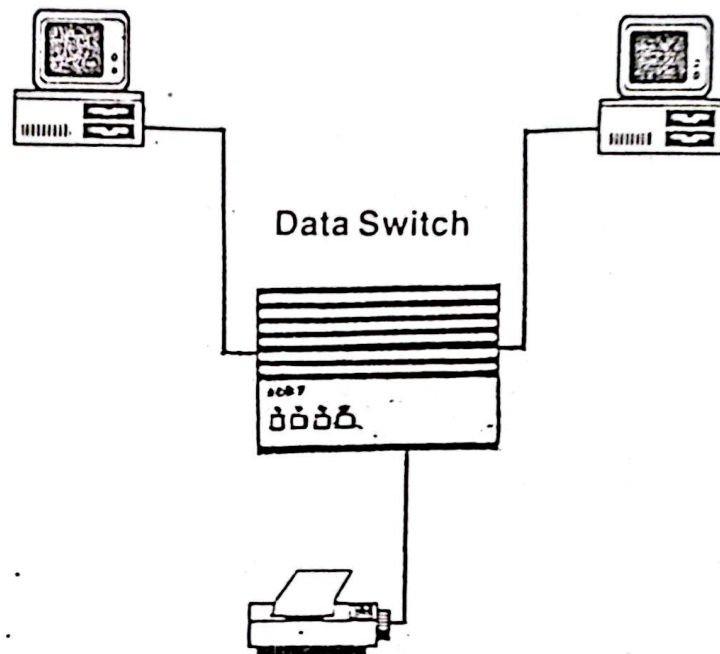
11. Ground

Sinyal ini merupakan acuan tegangan 0 volt bagi jalur-jalur yang lain.

2.2. Hubungan Dua Komputer Dengan Satu Printer

Dalam pembuatan tugas akhir ini, penulis membuat data switch untuk dua komputer dengan satu printer sebagai peraga. Hubungan komputer yang jumlahnya lebih dari satu dengan satu printer diperlukan suatu alat pembantu supaya hubungan kedua perangkat tersebut dapat berfungsi dengan baik. Alat tersebut dinamakan data switch, yang dirancang sedemikian oleh penulis sehingga kedua komputer tersebut dapat menggunakan fasilitas yang ada pada printer secara bergantian. Hubungan dua

komputer dengan satu printer tersebut dapat digambarkan sebagai berikut:



Gambar 2.2. Hubungan Dua Komputer Dengan Satu Printer

BAB III

PERANGKAT KERAS DATA SWITCH

Dalam pembuatan data switch ini, penulis mengusahakan agar pemakaian komponen-komponen perangkat keras sesedikit mungkin sehingga dapat menghasilkan perangkat keras data switch yang murah. Dalam bab ini akan dibahas secara sekilas mengenai komponen-komponen yang dipakai dalam pembuatan data switch ini.

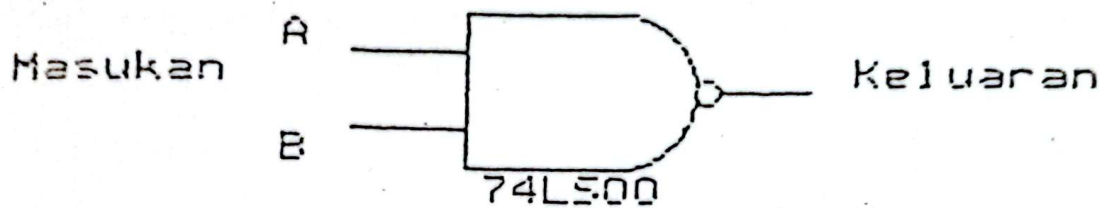
3.1. Rangkaian Terpadu 74LS00

Rangkaian terpadu 74LS00 ialah rangkaian gerbang NAND dengan dua masukan, dimana semua kondisi logikanya berdasarkan tingkat TTL. Karakteristik yang penting untuk diperhatikan adalah untuk tegangan masukan low rangkaian ini hanya bisa diinterpretasikan jika tegangan masukan maksimum 0,8 V.

Tabel 3.1. Tabel Kebenaran Gerbang NAND

Masukan		Keluaran
A	B	
0	0	1
0	1	1
1	0	1
1	1	0

dimana 0 sama dengan tingkat logika low, dan 1 sama dengan tingkat logika high.



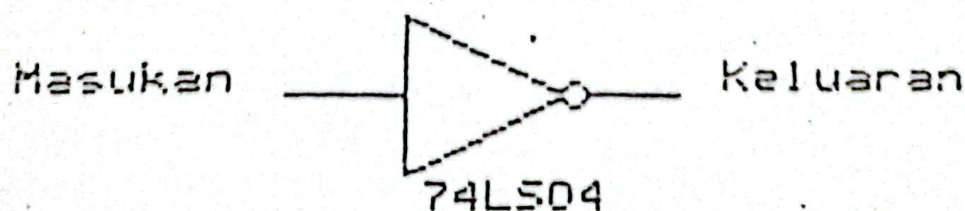
Gambar 3.1. Rangkaian gerbang NAND

3.2. Rangkaian Terpadu 74LS04

Rangkaian terpadu 74LS04 ialah rangkaian gerbang NOT atau INVERTER. Seperti juga rangkaian terpadu 74LS00 yang perlu diperhatikan adalah untuk tegangan masukan low rangkaian ini hanya bisa diinterpretasi jika tegangan masukan maksimum adalah 0,8 V.

Tabel 3.2. Tabel Kebenaran Gerbang INVERTER

Masukan	Keluaran
0	1
1	0



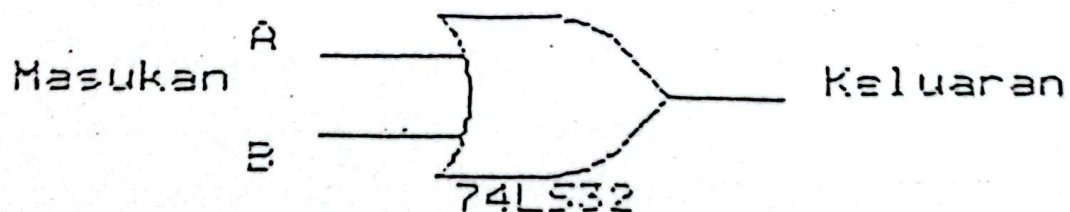
Gambar 3.2. Rangkaian gerbang INVERTER

3.3. Rangkaian Terpadu 74LS32

Rangkaian terpadu 74LS32 ialah rangkaian gerbang OR dengan dua masukan. Seperti rangkaian terpadu di atas yang perlu diperhatikan adalah untuk tegangan masukan low rangkaian ini hanya bisa diinterpretasikan jika tegangan masukan maksimum 0,8 V.

Tabel 3.3. Tabel Kebenaran Gerbang OR

Masukan		Keluaran
A	B	
0	0	0
0	1	1
1	0	1
1	1	1



Gambar 3.3. Rangkaian gerbang OR

3.4. Rangkaian Terpadu 74LS74

Rangkaian terpadu 74LS74 merupakan rangkaian D Flip-Flop dengan Preset dan Clear. Yang perlu diperhatikan di sini ialah jika sinyal clear diberi low

dan sinyal preset diberi high maka keluaran D Flip-Flop adalah low tanpa memperdulikan sinyal yang diterima oleh clock maupun masukan pada D. Andaikata sinyal clear maupun sinyal preset diberi sinyal high, dan sinyal clock mengalami transisi dari tingkat logika low ke high, maka keluaran D Flip-Flop sama dengan masukan D.

Tabel 3.4. Tabel Kebenaran D Flip-Flop

Input				Output	
PR	CLR	CLK	D	Q	$\overline{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	$\overline{Q_0}$

dimana:

L = tingkat logika low,

H = tingkat logika high, dan

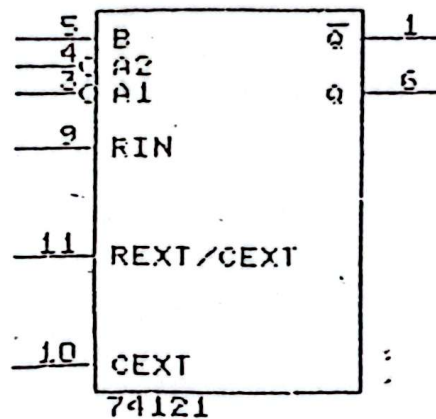
X = tidak perduli (Don't care).

↑ = transisi tingkat logika low ke high.

3.5. Rangkaian Terpadu 74121

Rangkaian terpadu 74121 merupakan rangkaian Monostable Multivibrator (MMV) . Apabila terjadi perubahan transisi dari tingkat logika low ke high pada

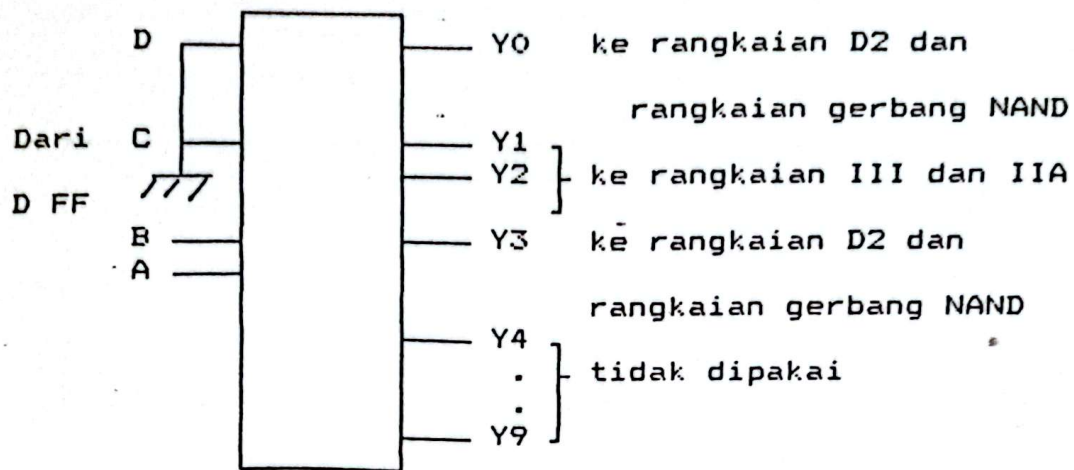
masukan pin no.5 (B), dimana masukan (A1,A2) adalah low , maka rangkaian monostable multivibrator akan dipicu sehingga keluaran Q yang semula berada pada tingkat logika low akan menjadi tingkat logika high.



Gambar 3.4. Rangkaian Monostable Multivibrator

3.6. Rangkaian Terpadu 74LS145

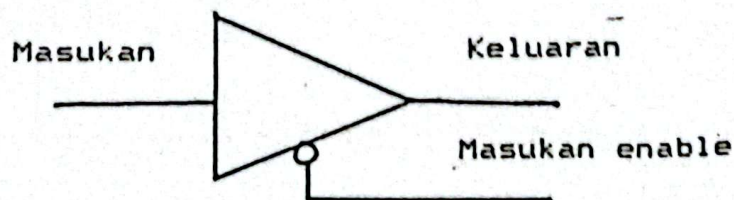
Rangkaian terpadu 74LS145 ialah rangkaian BCD to Decimal Decoder. Komponen ini melakukan pen-dekode-an masukan BCD (kode biner) ke desimal. Kombinasi masukan rangkaian ini akan mengaktifkan salah satu keluarannya. Keluaran rangkaian ini adalah aktif low, yang artinya keluaran hasil interpretasi kombinasi biner pada masukan akan berada pada tingkat logika low, sedangkan keluaran lainnya berada pada tingkat logika high.



Gambar 3.5. Rangkaian BCD-To-Decimal Decoder

3.7. Rangkaian Terpadu 74LS241

Rangkaian terpadu 74LS241 ialah rangkaian Octal Tristate Buffer, yang berfungsi sebagai gerbang transmisi yang dikendalikan oleh masukan enable. Rangkaian ini mempunyai 2 (dua) jenis masukan enable yaitu masukan enable aktif high dan masukan enable aktif low. Tristate logic dapat dianggap sebagai switch. Dimana jika enable-nya aktif maka dapat dianggap sebagai switch tertutup (terhubung) dan sebaliknya jika impedansi tinggi (high impedance) dapat dianggap sebagai switch terbuka.



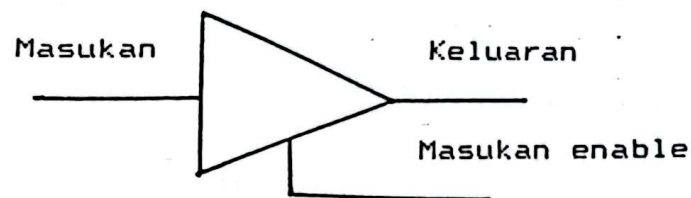
Gambar 3.6. Rangkaian Tristate Buffer untuk masukan enable aktif low

Tabel 3.5. Tabel Kebenaran Tristate Buffer Dengan Masukan Enable Aktif Low

Masukan	Masukan enable	Keluaran
0	0	0
1	0	1
X	1	Z

X = don't care (tidak peduli).

Z = high impedance (impedansi tinggi).



Gambar 3.7. Rangkaian Tristate Buffer untuk masukan enable aktif high

Tabel 3.6. Tabel Kebenaran Tristate Buffer Dengan Masukan Enable Aktif High

Masukan	Masukan enable	Keluaran
0	1	0
1	1	1
X	0	Z

X = don't care (tidak peduli).

Z = high impedance (impedansi tinggi).

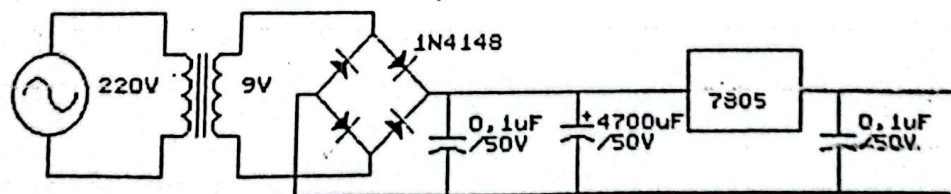
3.8. Rangkaian Terpadu 74LS244

Rangkaian terpadu 74LS244 ialah rangkaian Octal Tristate Buffer sama seperti rangkaian terpadu 74LS241 bedanya hanya pada masukan enable saja yaitu masukan enable aktif low semuanya.

3.9. Rangkaian Terpadu 74LS247

Rangkaian terpadu 74LS247 ialah BCD / 7-segment Decoder. Keluaran rangkaian ini dihubungkan ke peraga 7-segmen melalui tahanan.

3.10. Rangkaian Catu Daya



Gambar 3.8. Rangkaian Catu Daya

Transformator yang dipakai merupakan transformator step down yang dipakai untuk menurunkan tegangan bolak balik PLN 220 volt menjadi tegangan bolak-balik 9 volt . Keluaran sekunder transformator dihubungkan dengan dioda jembatan yang berfungsi sebagai penyearah . Keluaran dari dioda jembatan ditapis oleh kapasitor.

Rangkaian Terpadu 7805 ialah rangkaian regulator yang berguna untuk menstabilisasikan keluaran dari kapasitor menjadi tegangan +5 Volt.

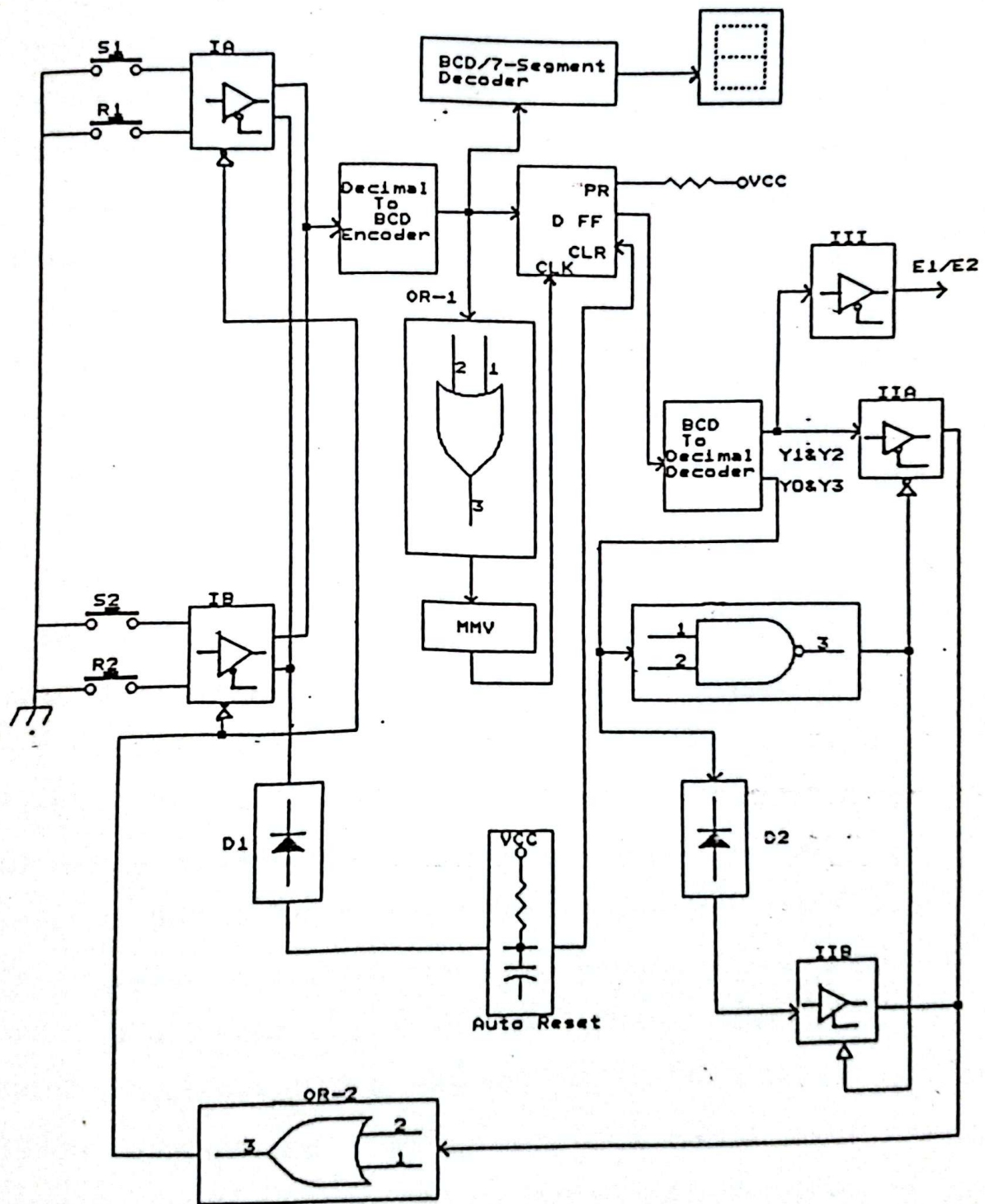
BAB IV

RANCANGAN UNIT DATA SWITCH

4.1. Diagram Blok

Unit Data Switch dirancang sedemikian rupa sehingga hanya ada satu tombol pilih (set) yang bekerja atau aktif, sedangkan tombol yang lain kecuali tombol reset saluran tersebut dibuat tidak bekerja. Tombol tekan set S1 dan S2 adalah tombol-tombol pilih untuk saluran satu dan dua yang dipakai untuk mengaktifkan rangkaian buffer data yang dipilih, sedangkan tombol tekan reset R1 dan R2 adalah tombol-tombol reset untuk saluran satu dan dua yang dipakai untuk me-reset rangkaian ke keadaan awal. Rangkaian IA, IB, IIA, dan III adalah rangkaian tristate buffer dengan masukan enable aktif low, sedangkan rangkaian IIB adalah rangkaian tristate buffer dengan masukan enable aktif high.

Diagram blok unit data switch dapat digambarkan seperti gambar 4.1. Diagram blok ini dibuat sesederhana mungkin tetapi masih dapat dimengerti atau dipahami dengan mudah, sehingga tidak menimbulkan kekacauan dalam menginterpretasikan diagram blok ini. Untuk lebih jelasnya, rangkaian unit data switch dapat dilihat pada gambar 4.3.



Gambar 4.1. Diagram Blok Unit Data Switch

4.2. Cara Kerja

Mula-mula yaitu saat catu daya dihidupkan, dimana rangkaian mendapat tegangan dari catu daya, maka rangkaian unit ini akan di-reset ke keadaan awal oleh rangkaian auto reset. Rangkaian auto reset ini dihubungkan ke pin masukan clear rangkaian D flip-flop. Keluaran D flip-flop akan menjadi tingkat logika low (0) karena masukan preset maupun clear adalah tingkat logika high (1). Keluaran D flip-flop adalah tingkat logika low (0), dan akan diteruskan ke rangkaian BCD-to-decimal decoder. Keluaran BCD-to-decimal decoder Y0 (desimalnya = 0) adalah tingkat logika low (0), Y1 (desimalnya = 1) adalah tingkat logika high (1), Y2 (desimalnya = 2) adalah tingkat logika high (1), dan Y3 (desimalnya = 3) adalah tingkat logika high (1). Keluaran Y0 dan Y3 dari BCD-to-decimal decoder dihubungkan ke rangkaian gerbang NAND dan katoda dioda D2 sedangkan keluaran Y1 dan Y2 dihubungkan ke rangkaian tristate buffer IIA dengan masukan enable aktif low dan ke rangkaian tristate buffer III dengan masukan enable aktif low. Masukan gerbang NAND adalah 0 dan 1 maka keluaran gerbang NAND menjadi 1 (high) sedangkan sinyal anoda dioda D2 adalah 0 dan 0 (low). Keluaran gerbang NAND tersebut adalah high yang diteruskan ke masukan enable rangkaian tristate buffer IIA dan IIB. Rangkaian IIB akan aktif karena masukan enable-nya aktif high, sedangkan rangkaian IIA tidak aktif (high

impedance). Tristate buffer IIB akan menyalurkan data yang masuk pada rangkaian tersebut yaitu 0 0, sedangkan rangkaian IIA akan memblokir data yang masuk pada rangkaian tersebut, sehingga seolah-olah keluarannya tidak ada atau 0 0. Keluaran-keluaran kedua rangkaian tersebut (IIA dan IIB) akan dilanjutkan ke masukan rangkaian gerbang OR-2 sehingga menghasilkan keluaran tingkat logika 0 0 . Keluaran rangkaian gerbang OR-2 diteruskan ke masukan enable rangkaian tristate buffer IA dan IB, sehingga sekarang rangkaian tristate buffer IA maupun IB aktif. Dalam hal ini alat peraga 7-segmen akan menampilkan angka 0 (nol), yang berarti tidak ada saluran yang dipakai (stand by).

Misalnya tombol tekan set S1 ditekan, berarti sinyal keluaran S1 rangkaian IA adalah tingkat logika low (0), sedangkan keluaran S2 rangkaian IB adalah tingkat logika high (1). Keluaran sinyal reset R1 dan R2 tertahan oleh dioda D1. Keluaran sinyal S1 dan S2 akan diteruskan ke masukan decimal-to-BCD encoder, dalam kasus ini dipakai rangkaian gerbang INVERTER sehingga keluaran rangkaian gerbang INVERTER adalah 1 0, yang akan diteruskan ke rangkaian gerbang OR-1 dan D flip-flop. Keluaran rangkaian gerbang OR-1 menjadi 1 (high), yang sebelumnya adalah 0 (low). Perubahan tingkat logika low (0) ke tingkat logika high (1) akan memicu rangkaian monostable multivibrator, sehingga keluaran monostable multivibrator, yang semula adalah tingkat logika low (0) menjadi tingkat logika high

(1). Keluaran rangkaian monostable multivibrator tersebut sebagai masukan clock pada rangkaian D flip-flop. Keluaran D flip-flop adalah sama dengan masukan d1 dan d2 pada rangkaian D flip-flop, karena sinyal PR (preset) dan CLR (clear) adalah high . keluaran D flip-flop adalah 1 0, yang akan diteruskan ke masukan BCD-to-decimal decoder, dimana keluaran BCD-to-decimal decoder adalah sinyal Y0 yang tingkat logikanya high (1), sinyal Y1 yang tingkat logikanya low (0), Y2 yang tingkat logikanya high (1), dan Y3 yang tingkat logikanya high (1). Keluaran Y0 dan Y3 diteruskan ke rangkaian gerbang NAND dan katoda dioda D2, sedangkan keluaran Y1 dan Y2 ke rangkaian IIA dan rangkaian pada III, dimana rangkaian III akan mengaktifkan enable E1, karena merupakan keluaran Y1 yang tingkat logikanya low (0), sehingga komputer pertama terhubung dengan printer, sedangkan E2, dimana merupakan keluaran Y2 yang tingkat logikanya high (1), dimana akan menyebabkan komputer kedua tidak terhubung dengan printer. Keluaran gerbang NAND menjadi tingkat logika low (0). Keluaran tersebut akan mengaktifkan rangkaian tristate buffer IIA, sedangkan tristate buffer IIB akan high impedance . Keluaran rangkaian IIA akan sama dengan masukan rangkaian tersebut, yaitu 0 1, sedangkan keluaran rangkaian IIB dianggap 0 0, karena high impedance. Keluaran-Keluaran rangkaian IIA dan IIB masuk ke rangkaian gerbang OR-2, sehingga keluarannya menjadi 0 1 . Keluaran gerbang OR-2 yang tingkat logikanya low

(0), akan mengaktifkan rangkaian tristate buffer pada blok IA, dan yang tingkat logikanya high (1) diberikan ke masukan enable rangkaian tristate buffer pada blok IB sehingga rangkaian pada blok IB high impedance. Pada saat ini walaupun tombol set maupun reset pada blok IB ditekan tidak akan merubah pilihan terhadap rangkaian tristate buffer IA, keadaan ini akan tetap stabil sampai tombol reset R1 ditekan, sehingga tombol pilih pada saluran lain dapat berfungsi kembali . Peraga 7-segmen akan menampilkan angka 1 (satu), yang berarti saluran 1 (satu) sedang dipakai. Andaikata sinyal reset R1 ditekan, maka sinyal CLR (clear) pada rangkaian D flip-flop akan low, sedangkan sinyal PR (preset) selalu high. Hal ini menyebabkan keluaran D flip-flop akan menjadi tingkat logika low (0) yaitu 0 0, tanpa memperdulikan masukan CLK (clock) maupun d1 dan d2. Keluaran D flip-flop tersebut diteruskan ke masukan BCD-to-decimal decoder, dan proses selanjutnya sama seperti keadaan awal ketika catu daya diberikan.

Andaikata tombol tekan S2 ditekan maka sinyal yang diberikan pada decimal-to-BCD encoder yaitu 1 0, dimana decimal-to-BCD decoder dalam kasus ini adalah rangkaian gerbang INVERTER, sehingga keluarannya menjadi 0 1. Keluaran dari decimal-to-BCD decoder ini akan diteruskan ke rangkaian D flip-flop dan ke rangkaian gerbang OR-1 . Keluaran gerbang OR-1 ini adalah tingkat logika high (1) yang semula adalah tingkat logika low (0), akan diteruskan untuk memicu rangkaian monostable

multivibrator. Perubahan tingkat logika dari low (0) ke high (1) akan menyebabkan keluaran rangkaian monostable multivibrator dari tingkat logika low (0) ke tingkat logika high (1) juga. Keluaran rangkaian monostable multivibrator tersebut akan diteruskan sebagai masukan clock dari D flip-flop, sehingga keluaran D flip-flop adalah sama seperti masukannya, yang diberikan oleh rangkaian decimal-to-BCD yaitu 0 1. Keluaran D flip-flop diteruskan ke BCD-to-decimal decoder, dimana keluaran BCD-to-decimal decoder adalah Y0 yang tingkat logikanya high (1), Y1 yang tingkat logikanya high (1), Y2 yang tingkat logikanya low (0), Y3 yang tingkat logikanya high (1). Y1 dan Y2 dihubungkan ke rangkaian pada blok IIA dan III, dimana keluaran rangkaian III akan menyebabkan komputer kedua terhubung dengan printer, sedangkan komputer pertama tidak terhubung dengan printer. Y0 dan Y3 dihubungkan ke rangkaian gerbang NAND dan katoda dioda D2. Keluaran rangkaian gerbang NAND adalah tingkat logika low (0), yang akan menyebabkan rangkaian IIA akan aktif, sedangkan rangkaian IIB tidak aktif. Keluaran IIA dan IIB, dimana keluaran IIB mempunyai tingkat logika low (0) karena rangkaian tersebut seolah-olah seperti switch terbuka, akan diteruskan ke masukan rangkaian gerbang OR, yang akan menyebabkan keluarannya 1 0 . Keluaran yang tingkat logikanya high (1) diberikan ke masukan enable rangkaian tristate buffer IA, sedangkan keluaran yang tingkat logikanya low (0) diberikan ke

masukan enable IB, sehingga menyebabkan rangkaian IB aktif, sedangkan IA tidak aktif. Keadaan ini akan dipertahankan terus sampai tombol tekan reset R2 ditekan, sehingga keadaannya menjadi berubah, dimana rangkaian tristate buffer IA dan IB aktif (stand by). Peraga 7-segmen akan menampilkan angka dua (2) yang berarti saluran komputer kedua sedang dipakai. Apabila tombol tekan reset R2 ditekan, maka masukan sinyal clear (CLR) akan menjadi low (0), sedangkan sinyal preset (PR) selalu high (1). Keluaran D flip-flop akan menjadi low (0). Proses selanjutnya sama seperti yang diterangkan sebelumnya pada keadaan tombol tekan reset R1 ditekan.

Apabila pada keadaan awal, dimana kedua rangkaian tristate buffer IA dan IB aktif tetapi tombol tekan tidak ditekan atau keadaan tersebut dibiarkan terus, maka keluaran rangkaian IA dan IB adalah high. Keluaran dari tombol reset rangkaian IA dan IB akan diblok oleh dioda D1, sedangkan keluaran tombol set rangkaian IA dan IB diteruskan ke Decimal-to-BCD encoder, dalam kasus ini adalah rangkaian gerbang INVERTER sehingga keluaran rangkaian gerbang INVERTER ini adalah low atau 0 0. Keluaran decimal-to-BCD encoder ini diteruskan ke rangkaian gerbang OR-1 dan D flip-flop. Keluaran gerbang OR-1 ini akan low, yang akan diteruskan ke masukan rangkaian monostable multivibrator. Keluaran rangkaian monostable multivibrator tersebut akan low (0), yang juga

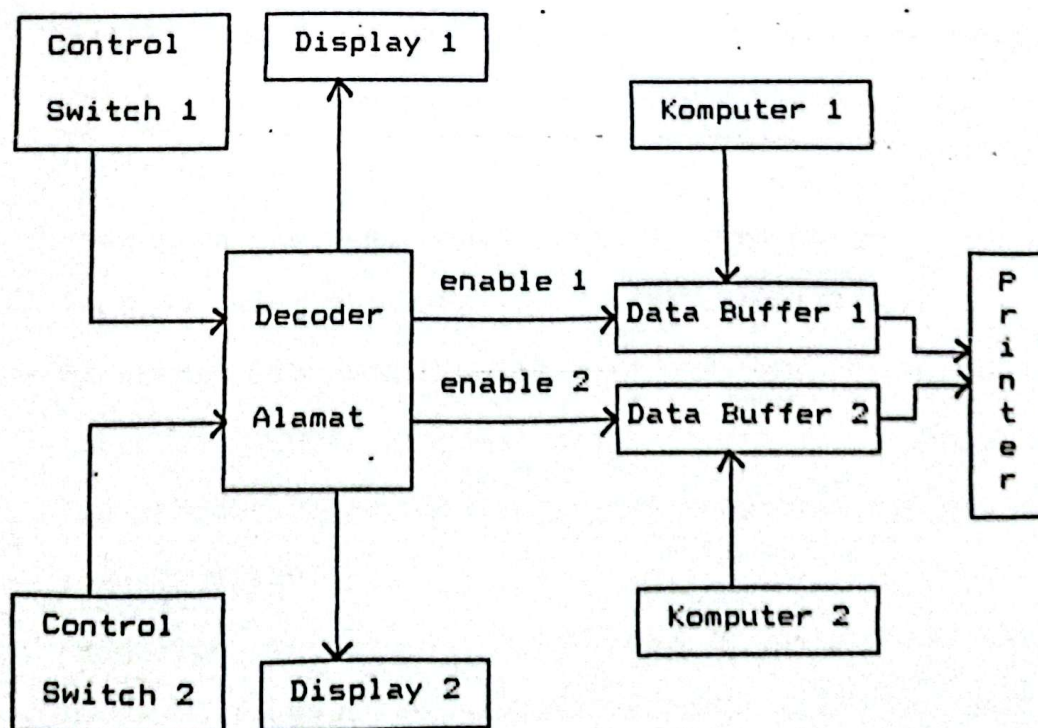
merupakan masukan clock D flip-flop sehingga keluaran D flip-flop sama seperti keadaan sebelumnya, yaitu 0 0. Proses selanjutnya sama seperti ketika rangkaian tersebut diberi tegangan (keadaan mula-mula). Hal ini menyebabkan keadaan ini tetap stabil sampai ada salah satu tombol tekan set ditekan.

Andaikata pada keadaan stand by atau keadaan awal, dimana kedua rangkaian tristate buffer aktif, dan salah satu tombol reset ditekan, hal ini akan menyebabkan masukan sinyal clear (CLR) menjadi low (0), sedangkan masukan sinyal preset (PR) tetap high (1), sehingga keluar rangkaian D flip-flop akan low. Proses selanjutnya sama seperti proses reset sebelumnya sehingga keadaan ini tetap stabil.

4.3. Rangkaian Data Switch Untuk Dua Komputer

Rangkaian data switch ini dirancang sedemikian rupa sehingga komputer 1 dan komputer 2 dapat berhubungan atau memakai fasilitas yang ada pada printer secara bergantian . Agar komputer 1 dan Komputer 2 dapat berhubungan dengan printer diperlukan data buffer 1 dan data buffer 2. Data buffer tersebut diaktif oleh masukan enable 1 dan enable 2. Dengan demikian komputer dapat terhubung dengan printer apabila data buffernya diaktifkan oleh masukan enable. Masukan enable tersebut merupakan hasil keluaran decoder alamat. Keluaran decoder alamat menyebabkan komputer yang sesuai dengan

keluaran decoder alamat tersebut dapat berhubungan dengan printer. Keluaran decoder alamat tersebut juga ditampilkan ke display sehingga dengan mudah kita dapat memonitor keluaran decoder alamat tersebut, yang menandakan komputer mana yang berhubungan dengan printer. Decoder alamat ini dihubungkan dengan control switch 1 dan control switch 2. Jadi control switch ini yang menentukan komputer mana yang akan dipilih untuk berhubungan dengan printer, sedangkan decoder alamat hanya mendekode keluaran control switch tersebut, dimana keluaran decoder alamat tersebut, yang merupakan masukan enable akan mengaktif data buffer sehingga komputer terhubung dengan printer.



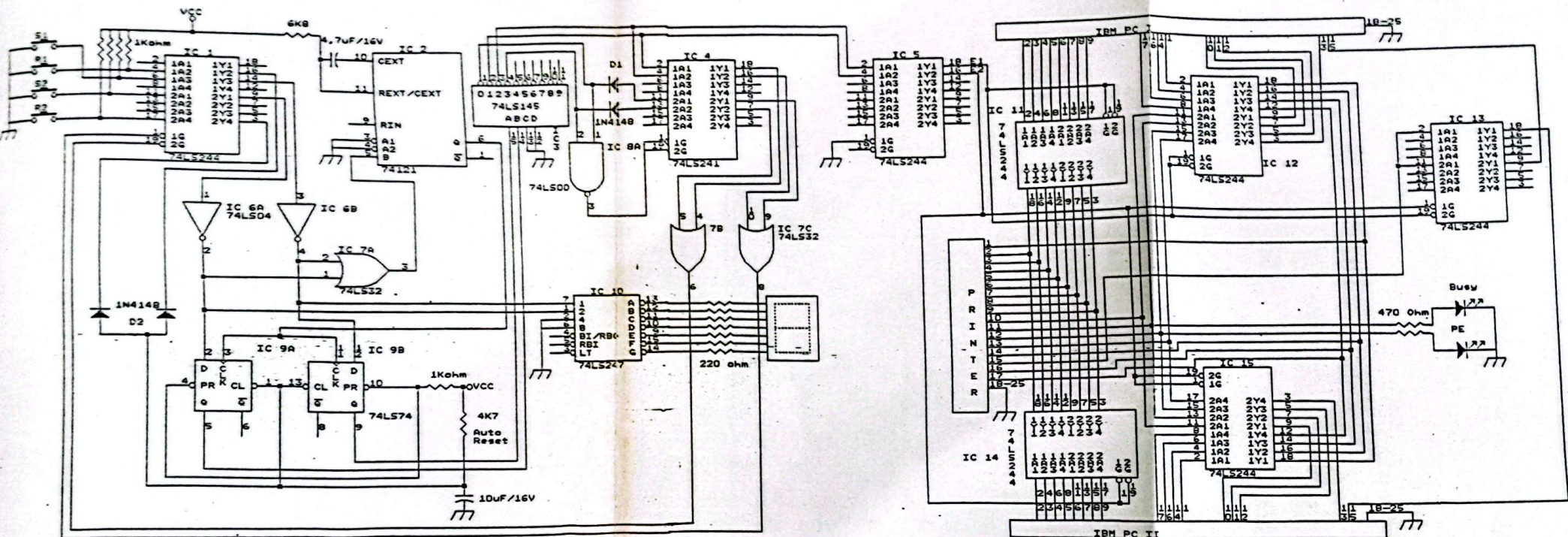
Gambar 4.2. Rangkaian Data Switch Untuk Dua Komputer

Untuk lebih jelasnya, diagram blok unit data switch dapat dilihat pada gambar 4.3.

- Rangkaian terpadu no.1 adalah rangkaian terpadu 74LS244, yang merupakan rangkaian blok IA dan IB. Rangkaian terpadu ini merupakan rangkaian tristate buffer dengan masukan enable aktif low
- Rangkaian terpadu no.2 adalah rangkaian terpadu 74121, yang merupakan rangkaian blok MMV (Monostable Multivibrator).
- Rangkaian terpadu no.3 adalah rangkaian terpadu 74LS145, yang merupakan rangkaian blok BCD-to-decimal decoder.
- Rangkaian terpadu no.4 yaitu rangkaian terpadu 74LS241, yang merupakan rangkaian blok IIA dan IIB. Rangkaian terpadu ini merupakan rangkaian tristate buffer dengan dua masukan enable yaitu masukan enable aktif high (pin no.19) dan masukan enable aktif low (pin no.1).
- Rangkaian terpadu no.5 adalah rangkaian terpadu 74LS244, yang merupakan rangkaian blok III.
- Rangkaian terpadu no.6A dan 6B adalah rangkaian terpadu 74LS04, yang merupakan rangkaian decimal-to-BCD encoder. Dalam hal ini adalah rangkaian gerbang NOT atau INVERTER.
- Rangkaian terpadu no.7A, 7B, dan 7C adalah rangkaian terpadu 74LS32. Rangkaian terpadu no.7A merupakan rangkaian blok OR-1 sedangkan rangkaian terpadu no.7B dan 7C merupakan rangkaian blok OR-2.

Untuk lebih jelas, diagram blok Unit Data Switch

- Rangkaian terpadu no.8A adalah rangkaian terpadu 74LS00, yang merupakan rangkaian blok NAND.
- Rangkaian terpadu no.9A dan 9B adalah rangkaian terpadu 74LS74, yang merupakan rangkaian blok D FF.
- Rangkaian terpadu no.10 adalah rangkaian terpadu 74LS247, yang merupakan rangkaian blok BCD / 7-Segment decoder.
- Untuk rangkaian blok D1 dan D2 adalah diode tipe 1N4148.



Gambar 4.3. Rangkaian Unit Data Switch Untuk Dua Komputer Dengan Satu Printer

BAB V

PENGEMBANGAN RANGKAIAN DATA SWITCH

Dalam tugas akhir ini, penulis membuat data switch untuk dua komputer dengan satu printer sebagai peraga. Dalam bab ini penulis akan menjelaskan secara singkat mengenai pengembangan data switch untuk empat komputer dengan satu printer dan delapan komputer dengan satu printer. Pada prinsipnya cara kerja unit data switch tersebut adalah sama, sehingga diagram blok unit data switch tersebut adalah sama buat seluruh pengembangan rangkaian data switch tersebut, baik untuk empat komputer dengan satu printer atau delapan komputer dengan satu printer atau untuk kombinasi lainnya. Jadi bukanlah sesuatu yang sulit untuk pengembangan data switch tersebut untuk penggunaan komputer yang lebih banyak dengan satu printer. Dalam bab ini, penulis hanya menerangkan bagian-bagian yang perlu dimodifikasi dari rangkaian data switch untuk dua komputer dengan satu printer, sedangkan cara kerja unit data switch tersebut tidak diterangkan, karena secara prinsip adalah sama atau tidak jauh berbeda dengan cara kerja rangkaian data switch untuk dua komputer dengan satu printer, yang sudah diterangkan pada bab sebelumnya.

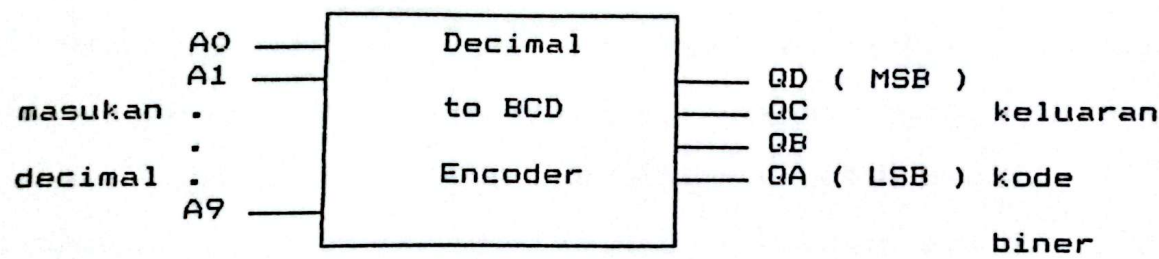
5.1. Rangkaian Data Switch Untuk Empat Komputer Dengan Satu Printer

Yang akan dibahas di sini adalah rangkaian yang

mengalami modifikasi atau yang mengalami perubahan terhadap rangkaian data switch untuk dua komputer dengan satu printer, untuk lebih jelasnya lihat gambar 5.7.

5.1.A. Rangkaian Decimal-To-BCD Encoder

Setiap kali data masuk (masukan desimal), maka rangkaian ini akan meng-enkode masukan tadi menjadi keluaran kode biner.



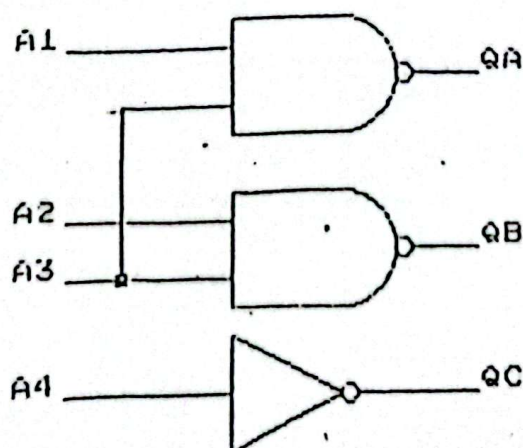
Gambar 5.1. Diagaram blok Decimal-to-BCD encoder

Tabel 5.1. Tabel Kebenaran Decimal-To-BCD Encoder

Masukan	Keluaran			
	QD	QC	QB	QA
A0	0	0	0	0
A1	0	0	0	1
A2	0	0	1	0
A3	0	0	1	1
A4	0	1	0	0
A5	0	1	0	1
A6	0	1	1	0

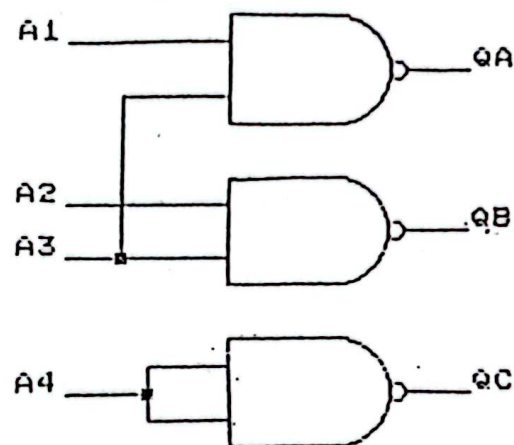
Masukan	Keluaran			
	QD	QC	QB	QA
A7	0	1	1	1
A8	1	0	0	0
A9	1	0	0	1

Rangkaian unit data switch untuk empat komputer dengan satu printer hanya menggunakan empat saluran pilih, yang berarti hanya memakai empat buah masukan desimal yaitu A1, A2, A3, dan A4, sedangkan masukan A0 dirancang untuk semua masukan high (keadaan stand by), dengan cara memanipulasi rangkaian terpadu gerbang. Rangkaian decimal-to-BCD encoder hanya mempunyai tiga keluaran karena masukannya hanya empat. Hal ini disebabkan karena keluaran QD tidak mengalami perubahan.



Gambar 5.2. Rangkaian encoder empat masukan

Untuk menghemat biaya atau banyaknya jenis rangkaian terpadu, maka rangkaian di atas dimodifikasi tetapi tetap tidak merubah fungsinya, sehingga rangkaian gerbang INVERTER dapat diganti dengan rangkaian gerbang NAND.



Gambar 5.3. Rangkaian Gerbang NAND Yang Identik Dengan Rangkaian Gerbang INVERTER.

Tabel 5.2. Tabel Kebenaran Encoder Empat masukan

Masukan aktif low	Keluaran		
	QC	QB	QA
S1	0	0	1
S2	0	1	0
S3	0	1	1
S4	1	0	0

5.1.B. Rangkaian Terpadu Gerbang OR

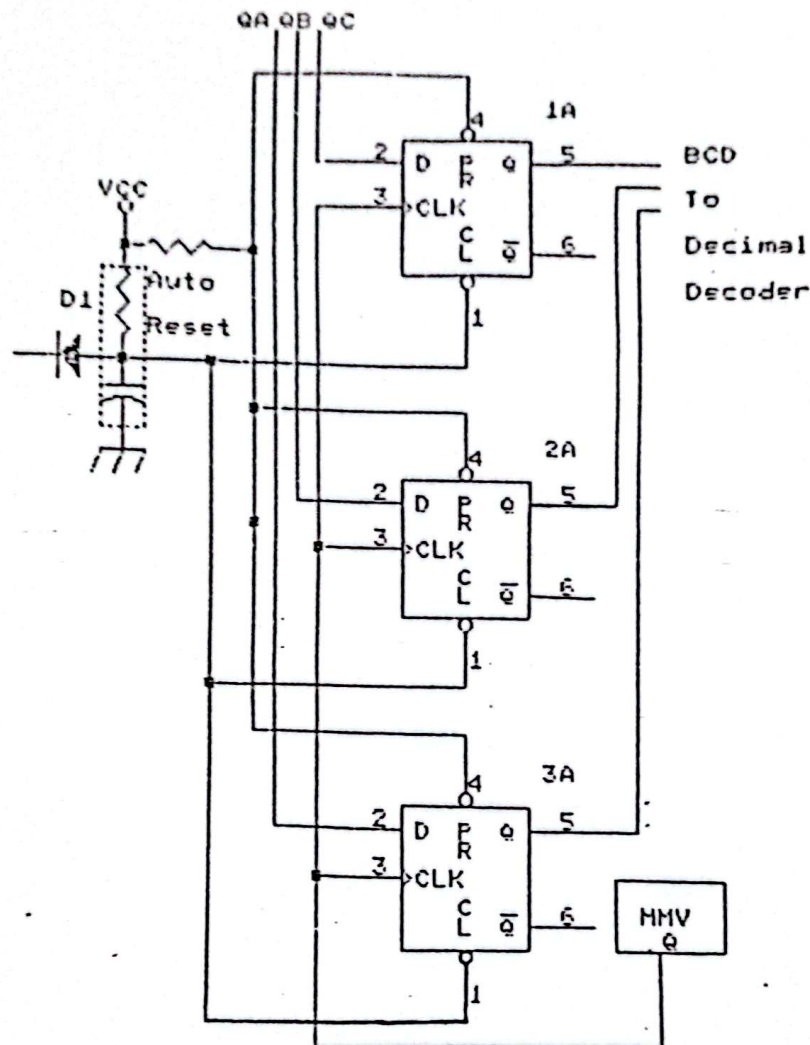
Rangkaian gerbang OR akan ada penambahan, yaitu untuk rangkaian gerbang OR-1 menjadi dua buah karena masukan ke gerbang tersebut adalah 3 buah yaitu QC, QB, dan QA, sedangkan rangkaian terpadu gerbang OR yang ada di pasaran tidak ada yang mempunyai tiga masukan, sehingga dengan manipulasi dua buah rangkaian gerbang OR yang mempunyai dua masukan menjadi seolah-olah sebuah rangkaian gerbang OR yang mempunyai tiga masukan. Mengenai rangkaian gerbang OR-2 juga mengalami penambahan sehingga menjadi empat buah.

5.1.C. Rangkaian Terpadu Monostable Multivibrator

Rangkaian ini tidak mengalami penambahan karena keluarannya hanya ke sinyal masukan clock rangkaian D flip-flop.

5.1.D. Rangkaian Terpadu D Flip-Flop

Rangkaian ini mengalami penambahan, yaitu menjadi dua buah rangkaian terpadu 74LS74 karena keluaran dari QC, QB, dan QA merupakan masukan dari rangkaian terpadu D flip-flop. Padahal setiap rangkaian terpadu 74LS74 mempunyai dua D flip-flop (mempunyai 2 masukan dan keluaran data), sehingga cukup dengan menggunakan dua buah rangkaian terpadu 74LS74 untuk masukan data 3 bit.



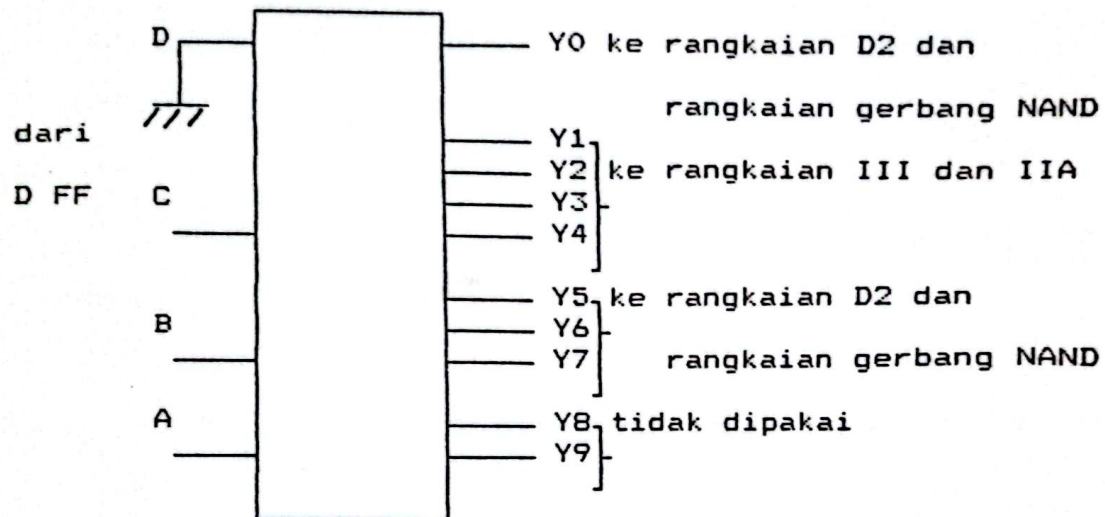
Gambar 5.4. Rangkaian D Flip-flop Data Switch

Untuk Empat Komputer Dengan Satu Printer

5.1.E. Rangkaian BCD-To-Decimal Decoder

Rangkaian ini berfungsi untuk melakukan pen-dekode-an kembali masukan BCD (kode biner) ke desimal. Kombinasi masukan pada masukan rangkaian ini akan mengaktifkan salah satu keluaran. Keluaran komponen ini adalah aktif low. Hampir sama seperti Rangkaian unit data switch untuk dua komputer dengan satu printer, hanya keluarannya yaitu Y1, Y2, Y3, dan Y4 dihubung ke

rangkaian III dan IIA, sedangkan keluaran Y0, Y5, Y6, dan Y7 dihubungkan ke rangkaian dioda D2 dan rangkaian gerbang NAND. Untuk rangkaian gerbang NAND ini diperlukan empat buah masukan.



Gambar 5.5. Rangkaian BCD-To-Decimal Decoder

5.1.F. Rangkaian Tristate Buffer Untuk Tombol Set dan Reset

Rangkaian tristate buffer untuk tombol set dan reset ini terjadi penambahan yaitu menjadi empat buah. Hal ini disebabkan rangkaian unit data switch tersebut memerlukan empat buah saluran set dan reset.

5.1.6. Lain-Lain

Untuk rangkaian lain, misalnya seperti dioda baik

D1 maupun D2 tidak ada masalah, karena penambahan dioda tersebut berdasarkan banyak saluran yang ada. Begitu juga untuk penampilan 7-segmen tidak ada masalah yaitu keluaran dari rangkaian decimal-to-BCD encoder dihubungkan ke masukan rangkaian terpadu 74LS247, dimana keluaran QC dihubungkan ke masukan pin C, keluaran QB dihubungkan ke masukan pin B, keluaran QA dihubungkan ke pin A dari rangkaian terpadu 74LS247, dan masukan pin D di-ground-kan. Keluaran rangkaian 74LS247 dihubungkan ke 7-segmen melalui tahanan.

5.2. Rangkaian Data Switch Untuk Delapan komputer Dengan Satu Printer

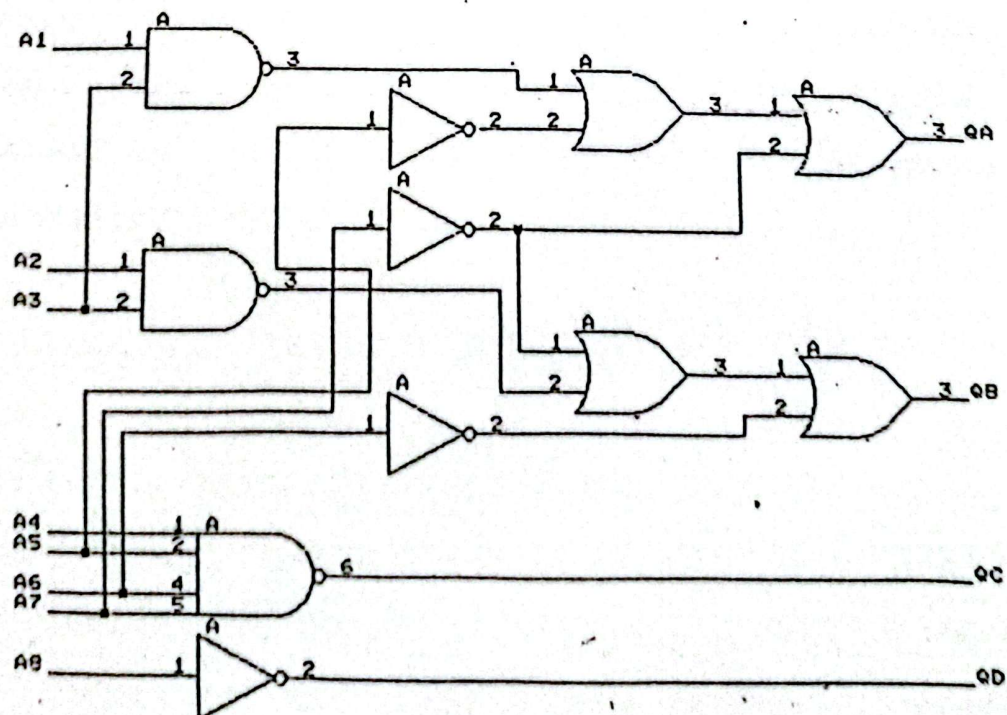
Rangkaian data switch ini tidak terlalu banyak berbeda dengan rangkaian data switch yang sudah dibahas sebelumnya, untuk lebih jelasnya lihat gambar 5.8.

5.2.A. Rangkaian Decimal-To-BCD Encoder.

Saluran yang masuk ke rangkaian ini adalah sebanyak delapan buah yaitu dari saluran tombol tekan S1, S2,, S8. Dengan demikian keluarannya hanya diperlukan 4 bit yaitu QD, QC, QB, dan QA. Jadi rangkaian decimal to BCD encoder mempunyai delapan masukan dengan empat keluaran.

Tabel 5.3. Tabel Kebenaran Encoder Delapan Masukan

Masukan	Keluaran			
	QD	QC	QB	QA
A0	0	0	0	0
A1	0	0	0	1
A2	0	0	1	0
A3	0	0	1	1
A4	0	1	0	0
A5	0	1	0	1
A6	0	1	1	0
A7	0	1	1	1
A8	1	0	0	0
A9	1	0	0	1



Gambar 5.6. Rangkaian Encoder Untuk Delapan Masukan

5.2.B. Rangkaian Terpadu Gerbang OR

Seperti juga rangkaian data switch untuk empat komputer dengan satu printer, maka rangkaian gerbang OR ini mengalami penambahan yaitu untuk gerbang OR-1 diperlukan empat masukan karena keluaran dari rangkaian decimal-to-BCD encoder adalah empat buah, sedangkan untuk rangkaian gerbang OR-2 harus delapan buah. Hal ini karena tombol tekan pilih (set) maupun reset jumlahnya ada delapan buah, sehingga harus mengaktifkan delapan buah enable masukan rangkaian terpadu tristate buffer.

5.2.C. Rangkaian Terpadu Monostable Multivibrator

Sama seperti rangkaian data switch untuk dua komputer dengan satu printer maupun untuk rangkaian data switch untuk empat komputer dengan satu printer. Keluaran dari rangkaian ini hanya untuk masukan clock rangkaian D flip-flop.

5.2.D. Rangkaian Terpadu D Flip-Flop

Dalam rangkaian unit kontrol data switch untuk delapan komputer dengan satu printer diperlukan 4 buah D flip-flop karena masukan data tersebut adalah 4 bit. Untuk ini cukup menggunakan 2 buah rangkaian terpadu 74LS74, dimana setiap rangkaian terpadu 74LS74 mempunyai 2 buah D flip-flop.

5.2.E. Rangkaian BCD-To-Decimal Decoder

Kombinasi masukan dari rangkaian ini akan mengaktifkan salah satu dari keluaran rangkaian tersebut. Keluaran dari D flip-flop akan diberikan ke masukan rangkaian terpadu BCD-to-decimal decoder, yaitu 4 bit, maka keluarannya yaitu Y1, Y2, Y3,,Y8 dihubungkan ke masukan rangkaian IIA dan IIB, sedangkan keluaran Y0 dan Y9, dimana Y9 diparalel menjadi tujuh buah dihubungkan ke rangkaian terpadu NAND dan katoda dioda D2, sehingga masukan rangkaian gerbang NAND dan katoda dioda D2 sebanyak delapan buah.

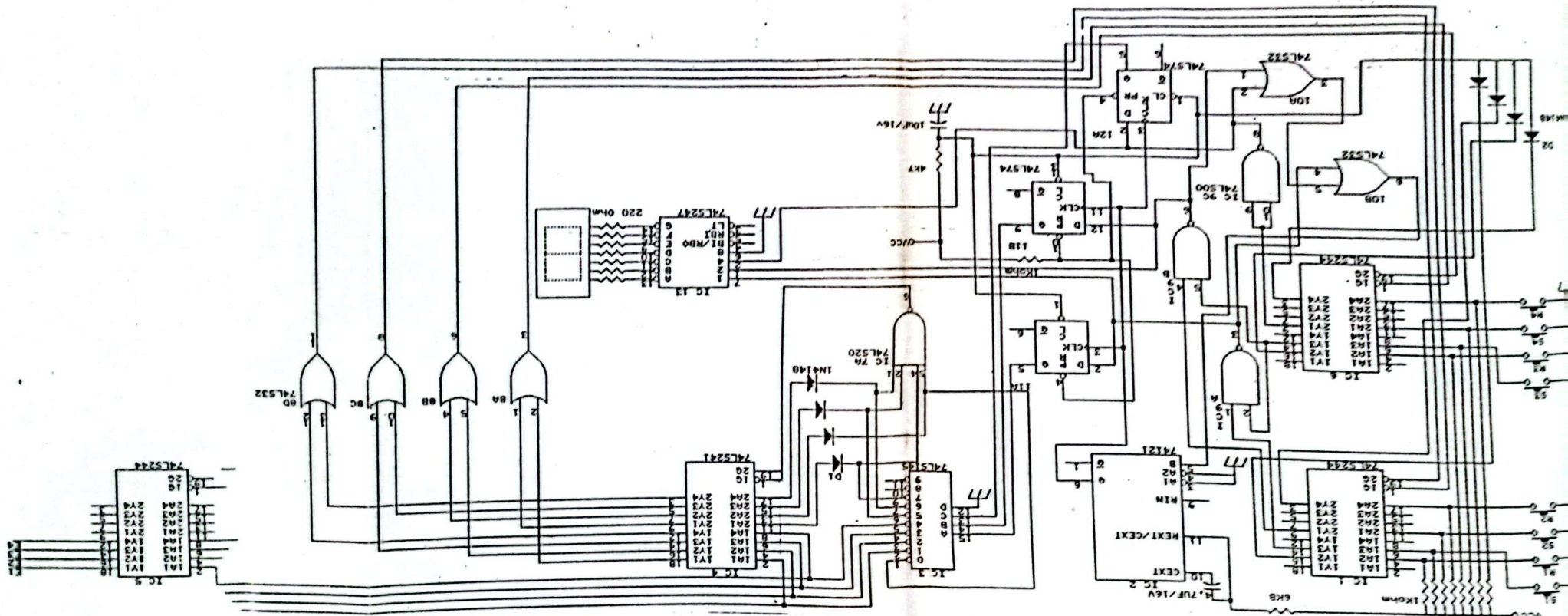
5.2.F. Lain-Lain

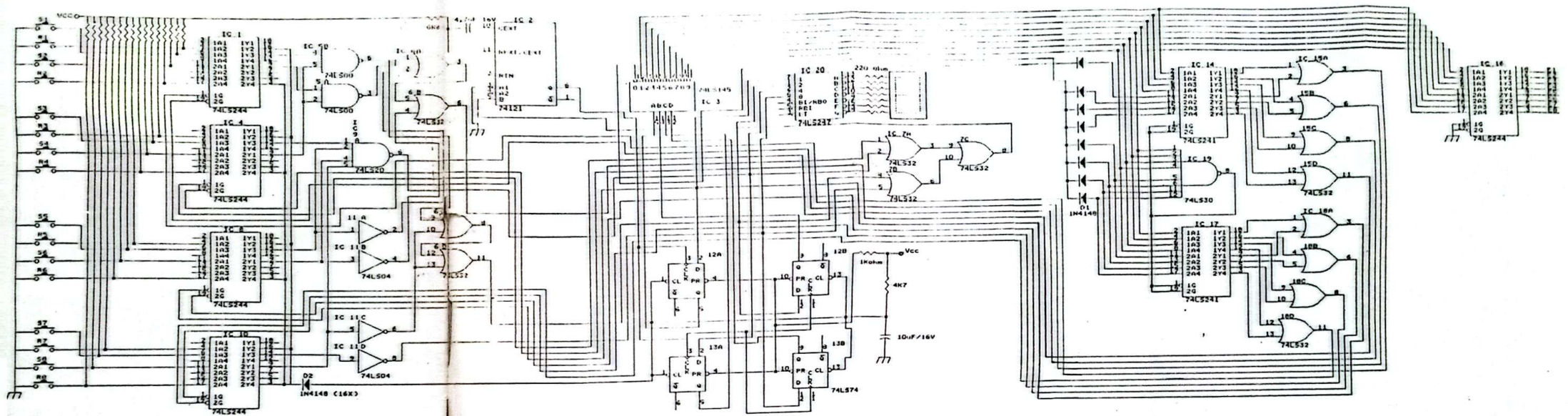
Untuk rangkaian terpadu tristate buffer dengan masukan enable aktif low dan enable aktif high, yaitu rangkaian IIA dan IIB diperlukan 2 buah karena masukan dari masing-masing rangkaian mempunyai delapan jalur. Semua ini dapat dipenuhi dengan memakai dua buah rangkaian terpadu 74LS241.

Mengenai rangkaian gerbang OR-2 diperlukan delapan buah, dimana keluaran dari rangkaian IIA di-OR-kan dengan keluaran rangkaian IIB.

Mengenai peraga 7-segmen dihubungkan dengan keluaran rangkaian terpadu 74LS247 melalui tahanan, dimana keluaran dari rangkaian decimal-to-BCD encoder sebagai masukan rangkaian terpadu 74LS247.

Gambar 5.7. Rangkaian Unit Data Switch Untuk Empat Komputer Dengan Satu Printer





Gambar 5.8. Rangkaian Unit Data Switch Untuk Delapan Komputer Dengan Satu Printer

BAB VI

KESIMPULAN

Dalam pembuatan alat Data switch ini diperlukan penambahan komponen, yaitu tahanan sebesar 1 Kohm yang dihubungkan ke ground pada masukan-masukan rangkaian terpadu 74LS04 dan 74LS32, yang juga merupakan keluaran-keluaran dari rangkaian terpadu 74LS244 dan 74LS241. Fungsi tahanan-tahanan tersebut sebagai pull down resistor, gunanya untuk menurunkan tegangan yang masuk ke rangkaian terpadu dengan ada tegangan jatuh pada tahanan tersebut.

Kelemahan dari rancangan alat data switch ini ialah jika setelah tombol tekan set S1 dan S2 ditekan dan pencetakan data dari komputer 1 dan 2 ke printer sudah selesai, tetapi tombol reset R1 dan R2 tidak ditekan maka keadaan saluran tidak pernah mencapai keadaan stand by, sehingga komputer yang lain, selain jalur tombol set komputer yang ditekan tersebut, tidak bisa mencetak data ke printer.

Kelebihan dari rancangan alat ini ialah:

- Untuk pengembangan penggunaan lebih banyak komputer dengan satu printer bukanlah suatu masalah yang sulit.
- Kita dapat memonitor keadaan saluran, apakah keadaan lagi stand by, saluran komputer pertama aktif atau saluran komputer kedua aktif. Dengan demikian kita

dapat memonitor operator (pemakai komputer) yang mana yang telah lupa menekan tombol tekan reset atau me-reset kembali alat unit data switch tersebut setelah selesai mencetak data ke printer, dengan melihat keadaan LED di meja operator yang menandakan apakah sibuk mencetak atau tidak.

- Rancangan alat ini jauh lebih murah dibandingkan dengan harga yang ada di pasaran.
- Rancangan alat ini menggunakan komponen-komponen yang banyak tersedia di pasaran sehingga mudah didapat dan murah di pasaran.

BUKU ACUAN

1. EPSON LX-800 PRINTER USER'S GUIDE. Seiko Epson Corporation Nagano, Japan, 1986.
2. Hall, D . V. MICROPROCESSORS AND DIGITAL SYTEMS. McGraw-Hill, Inc, 1983.
3. IBM Personal Computer XT Hardware Reference Library Technical Reference, IBM.
4. LOGIC DATA BOOK VOLUME II, National Semiconductor Corporation, 1984.
5. Malvino, A.P. ELECTRONICS PRINCIPLES. McGraw-Hill, Inc, 1979.
6. Malvino, A.P. dan Leach, D. DIGITAL PRINCIPLES AND APPLICATIONS. McGraw-Hill, Inc, 1981.