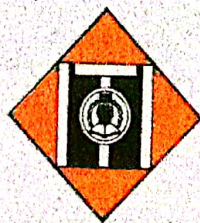


PERANCANGAN MODULATOR FDM-FM

24 KANAL



TUGAS AKHIR

DISUSUN OLEH :

NAMA : YUDHA PRIBADHI
NRP : 011900039
NIRM : 903206710250057

JURUSAN TEKNIK ELEKTRONIKA
FAKULTAS TEKNIK INDUSTRI
INSTITUT TEKNOLOGI INDONESIA
SERPONG
1996

LEMBAR PENGESAHAN

INSTITUT TEKNOLOGI INDONESIA
FAKULTAS TEKNIK INDUSTRI

PERANCANGAN MODULATOR FDM-FM 24 KANAL

TUGAS AKHIR

DISUSUN OLEH :

NAMA : YUDHA PRIBADHI
NRP : 011900039
NIRM : 903206710250057

Tugas Akhir ini Diajukan Untuk Memenuhi
Persyaratan Kurikulum Sarjana Strata Satu (S-1)
Jurusan Teknik Elektro-Telekomunikasi
Fakultas Teknik Industri
Institut Teknologi Indonesia

Disetujui Oleh :


DR Ir Hamy Aryadi
Dosen Pembimbing

Serpong, 10 November 1996

Diketahui Oleh :


Ir Imam Sugandi
Ketua Jurusan Teknik Elektro

KATA PENGANTAR

Dengan memanjatkan puji dan syukur ke hadirat Allah S.W.T atas segala rahmat dan hidayah-Nya sehingga penulis dapat menyelesaikan penyusunan tugas akhir dengan baik. Dimana tugas akhir ini berjudul " Perancangan modulator FDM-FM 24 kanal " yang merupakan persyaratan dalam mengambil jenjang pendidikan Strata-1 (S-1) jurusan Teknik Elektro penjurusan Telekomunikasi di Institut Teknologi Indonesia.

Terima kasih yang sebesar-besarnya penulis ucapkan atas segala dukungan semua pihak serta saran sehingga penulis dapat menyelesaikan penulisan tugas akhir ini. Pada kesempatan ini ucapan terima kasih ditujukan kepada :

- Ibu, Bapak (Alm), serta kakak adik tercinta yang telah mendorong semangat selama penyusunan penulisan tugas akhir ini.
- Bapak Dr. Ir. Harry Aryadi, Pembimbing tugas akhir.
- Bapak Ir. Imam Sugandi, Ketua jurusan teknik Elektronika.
- Ibu Dr. Ir. Fatimah, Koordinator tugas akhir serta Penasehat Akademis.
- Bapak Ir. Tiur Simanjuntak, Ketua peminatan penjurusan Telekomunikasi.
- Himpunan Mahasiswa Elektro (HME) yang telah meminjamkan peralatan dan sarana kepada penulis.
- Teman-teman mahasiswa yang telah membantu dalam pembuatan tugas akhir ini.

Penulis menyadari bahwa dalam penyusunan tugas akhir masih terdapat kekurangan-kekurangan disana-sini. Maka penulis mengharapkan kritik dan saran yang membuat penulisan tugas akhir ini menjadi lebih sempurna. Akhir kata penulis mengharapkan agar buku tugas akhir ini dapat bermanfaat baik bagi penulis sendiri ataupun bagi rekan-rekan mahasiswa untuk menambah pengetahuan tentang Modulator FDM.

Jakarta, Nopember 1996

(YUDHA PRBADHI)

ABSTRAK

Pada tugas akhir ini berjudul "Perancangan Modulator FDM-FM 24 kanal". Dimana di bawah mengenai perancangan alat dan kehandalannya. Modulator FDM-FM 24 kanal mempunyai persyaratan sebagai berikut:

Bentuk modulasi adalah FM dengan frekuensi kerja 64 MHz kestabilan frekuensi kerja digunakan rangkaian AFC (automatic frequency control). Frekuensi acuan untuk AFC sebesar 25 KHz. Sinyal masukan modulator adalah sinyal FDM 12-108 kHz yang merupakan lebar bandwidth 24 kanal. Lebar band tiap kanal 4 KHz. Frekuensi keluaran modulator berupa frekuensi IF yang kemudian diumpun pada rangkaian pemancar untuk dipancarkan oleh antena. Modulator FDM-FM ini mempunyai simpangan frekuensi sebesar 0.008 %. Toleransi penyimpangan ini dikatakan handal untuk modulator FDM-FM 24 kanal.

DAFTAR ISI

LEMBARAN PENGESAHAN	i
KATA PENGANTAR	ii
ABSTRAK	iv
DAFTAR ISI	v
DAFTAR GAMBAR	vii
DAFTAR TABEL	ix
BAB 1 PENDAHULUAN	1
1.1. Latar belakang	1
1.2. Pokok dan batasan masalah	2
1.3. Sistematika penulisan	3
BAB 2 TEORI DASAR	4
2.1. Sistem FDM pada komunikasi radio	4
2.2. Pembentukan sinyal FDM	5
2.2.1. Alokasi sinyal FDM	5
2.3. Modulasi frekuensi	7
2.3.1. Lebar bidang frekuensi	9
2.4. Modulator frekuensi	10
2.4.1. Penguat diferensial	10
2.4.2. Limiter	11
2.4.3. Pre-emphasis	12
2.4.4. Voltage controlled oscillator	12
2.4.5. Automatic frequency controlled	14

BAB 3	PERANCANGAN MODULATOR FDM-FM	17
3.1.	Penguat pemisah	18
3.1.1.	Rangkaian penguat IC3401	19
3.1.2.	Limiter	21
3.1.3.	Pre-emphasis	24
3.2.	Phase locked loop	25
3.2.1.	Phase detektor	26
3.2.2.	Filter lolos bawah	29
3.2.3.	Voltage control osilator	32
3.2.4.	Pembagi frekuensi	35
	A. Pre-scaler dan pembagi 256	35
	B. Osilator dan pembagi 160	37
3.3.	Penguat intermediate frekuensi (IF)	38
3.4.	Prinsip kerja alat	40
3.4.1.	Penguat pemisah	40
3.4.2.	Phase locked loop	44
3.4.3.	Penguat intermediate frekuensi (IF)	45
BAB 4	PENGUKURAN	46
4.1.	Kestabilan frekuensi	46
4.2.	Faktor penguatan	48
4.3.	Pembahasan	51
BAB 5	KESIMPULAN	55
	DAFTAR PUSTAKA	
	LAMPIRAN	

DAFTAR GAMBAR

2-1	Blok sistem pemancar FDM	4
2-2	Alokasi frekuensi sistem FDM-FM 24 kanal	5
2-3	Spektrum sinyal FDM 24 kanal	6
2-4	Modulasi frekuensi	7
2-5	Fungsi Bessel	8
2-6	Spektrum untuk harga modulasi tertentu	9
2-7	Blok modulator untuk sistem FDM-FM	10
2-8	Penguat diferensial	11
2-9	Karakteristik pre-emphasis	12
2-10	Modulator FM	13
2-11	Karakteristik dioda varaktor	13
2-12	Automatic frequency controlled	15
3-1	Blok diagram rangkaian modulator FM	18
3-2	Blok rangkaian penguat pemisah	18
3-3	Penguat differensial	19
3-4	Rangkaian penguat dengan IC MC3401	20
3-5	Rangkaian limiter	21
3-6	Rangkaian Kondisi dioda limiter	22
3-7	Sinyal tegangan pada saat dioda dalam keadaan on	23
3-8	Bila masukan tegangan lebih besar dari tegangan referensi	23
3-9	Rangkaian pre-emphasis	24
3-10	Blok diagram sistem rangkaian PLL	26
3-11	Gerbang XOR	27
3-12	Sinyal masukan dan keluaran detektor phase	28
3-13	Rangkaian phase detektor	29
3-14	Rangkaian low pass filter	30
3-15	Kurva respon transient	31
3-16	Rangkaian VCO dengan IC MC1648	33
3-17	Diagram blok sistem pembagi frekuensi	35
3-18	Rangkaian pre-scaler dan pembagi 256	36
3-19	Rangkaian osilator dan pembagi 160	38
3-20	Rangkaian Intermediate frekuensi	40

3-21	Pengaruh offset pada sinyal kejut	41
3-22	Basas daya atas penguat diferensial	42
3-23	Rangkaian pre-emphasis	43
3-24	Fungsi transfer pre-emphasis	43
4-1	Diagram plot kestabilan modulator	46
4-2	Diagram blok faktor penguatan	48
4-3	Grafik faktor penguatan	50

DAFTAR TABEL

2-1	Batas spektrum frekuensi untuk N saluran FDM	6
2-2	Fungsi bessel untuk beberapa harga (n)	8
1-1	Hasil pengukuran kestabilan modulator	47
1-2	Pengukuran faktor penguatan	49

BAB 1

PENDAHULUAN

1.1. LATAR BELAKANG.

Dengan pesatnya pertumbuhan teknologi saat ini, khususnya teknologi dalam bidang telekomunikasi berakibat informasi atau berita di suatu tempat dapat dengan cepat tersebar ke segala penjuru dunia. Proses pengiriman berita atau informasi dari suatu tempat ke tempat lain memerlukan suatu sarana komunikasi. Salah satu bentuk sarana telekomunikasi adalah telepon.

Bila kita menggunakan banyak telepon maka berakibat penggunaan kabel telepon akan banyak juga. Maka disini coba dipecahkan dengan menggunakan sistem FDM (Frequency Division Multiplexing) yang digunakan untuk memperingkas sistem transmisi telepon. FDM adalah proses pembagian sinyal-sinyal dalam spektrum frekuensi sehingga sinyal tidak saling berhimpit atau dinamakan proses pelipat-gandaan pembagian frekuensi.

Dimana keluaran dari proses FDM berupa sinyal serial merupakan masukan dari modulator FDM-FM. Pada modulator ini, sinyal FDM akan dimodulasi dengan sinyal frekuensi tinggi tertentu untuk selanjutnya dipancarkan secara langsung. Untuk proses

pemancaran dengan transmisi udara maka sinyal dinaikkan pada daya pancar frekuensi radio yang lebih tinggi.

Alasan memilih modulasi frekuensi sistem FDM berdasarkan pertimbangan bahwa

- a. Sinyal multi-kanal FDM memerlukan linieritas yang tinggi pada modulatomya, untuk menghindari terjadinya inter modulasi.
- b. Perbaikan terhadap derau (Wide Band Noise Improvement).

1.2. POKOK DAN BATASAN MASALAH.

Modulator FDM-FM merupakan bagian terpenting dari suatu pemancar FDM. Dengan demikian yang menjadi pokok pembahasan adalah merencanakan suatu modulator frekuensi untuk sinyal FDM. Persyaratan dari modulator frekuensi yang direncanakan adalah sebagai berikut:

- a. Bentuk Modulasi : FM.
- b. Frekuensi Kerja : 64 MHz.
- c. Jumlah Saluran FDM : 24 saluran bicara.
- d. Lebar Bidang tiap Saluran : 4 KHz.
- e. Kestabilan Frekuensi Kerja : dengan AFC.
- f. Frekuensi referensi untuk AFC : 25 KHz.

1.3. SISTEMATIKA PENULISAN.

➤ BAB 1 : Pendahuluan.

Bab ini menjelaskan tentang latar belakang permasalahan, pokok dan batasan masalah serta sistematika penulisan.

➤ BAB 2 : Teori Dasar.

Pada bab ini dibahas mengenai alokasi sinyal dan spektrum untuk sinyal multi-kanal FDM secara umum dan dibicarakan juga mengenai modulasi frekuensi dan bagian-bagian dari rangkaian modulator FDM-FM secara garis besar.

➤ BAB 3 : Perancangan modulator FDM-FM.

Pada bab ini menguraikan tentang perancangan rangkaian modulator FDM-FM yang terdiri dari rangkaian penguat pemisah, rangkaian Phase Lock Loop dan rangkaian penguat IF serta bagian-bagiannya. Bagian ini juga membahas bagaimana modulator akan aktif bekerja.

➤ BAB 4 : Pengukuran.

Pada bab ini merupakan data hasil dari pada pengukuran terhadap faktor penguatan dan linieritas modulasi frekuensi, kestabilan frekuensi dan simpangan frekuensi. Bab ini juga akan membahas perbandingan antara hasil dari pengukuran dan teori dasar.

➤ BAB 5 : Kesimpulan.

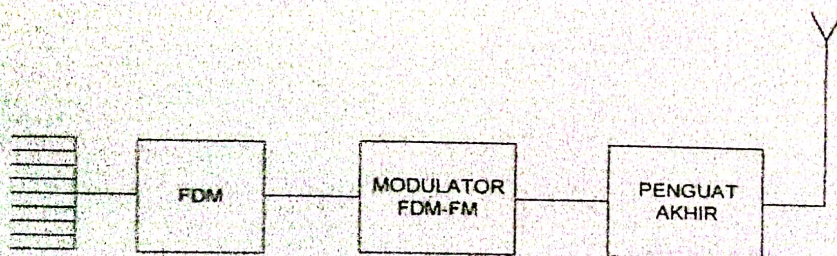
Bab ini merupakan bagian dari penutup yang berisikan kesimpulan dari tugas akhir.

B A B 2

TEORI DASAR

2.1. SISTEM FDM PADA KOMUNIKASI RADIO.

Pada umumnya sistem komunikasi FDM dengan menggunakan sarana transmisi radio ini bekerja di frekuensi yang lebih tinggi (VHF). Maka proses sistem modulasi yang digunakan pada pemancar FDM adalah sistem modulasi frekuensi. Pada gambar 2-1 dapat dilihat blok diagram dari sistem pemancar FDM.



Gambar 2-1. Blok diagram sistem FDM pada pemancar radio.

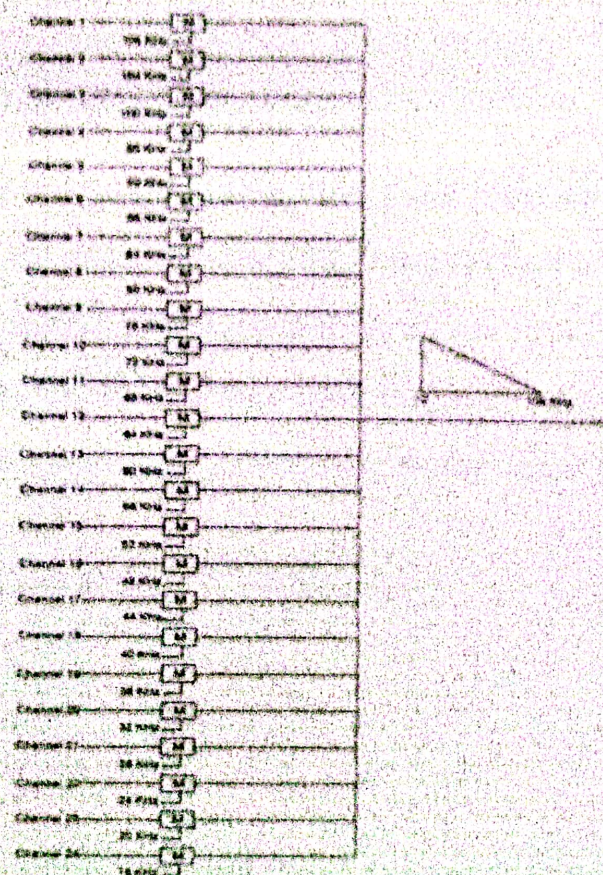
Secara garis besar blok diagram ini terbagai dalam 3 bagian yaitu proses FDM, modulator FDM-FM dan penguat Akhir. Dibawah akan diterangkan secara garis besar tentang proses pembentukan sinyal FDM dan sistem dari modulator FM.

2.2. PEMBENTUKAN SINYAL FDM.

Frekuensi Division Multiplexing adalah suatu proses penggabungan beberapa kanal (saluran informasi) dengan jalan mengalokasikan kanal-kanalnya pada beberapa kelompok frekuensi yang berbeda didalam spectrum frekuensi sehingga setiapnya dipancarkan pada waktu bersamaan (secara simultan) pada sebuah fasilitas transmisi bersama. Beberapa kanal frekuensi radio pada sistem telekomunikasi, antara lain: kanal suara 4 KHz, kanal pemancar AM 16 KHz, kanal data 48 KHz, kanal TV 4,2 MHz.

2.2.1. Alokasi sinyal FDM.

Proses pembentukan sinyal FDM secara sederhana dapat dilihat pada gambar 2.2. Dimana alokasi pembentukan gambar mengikut standart rekomendasi yang ditetapkan badan internasional CCITT.



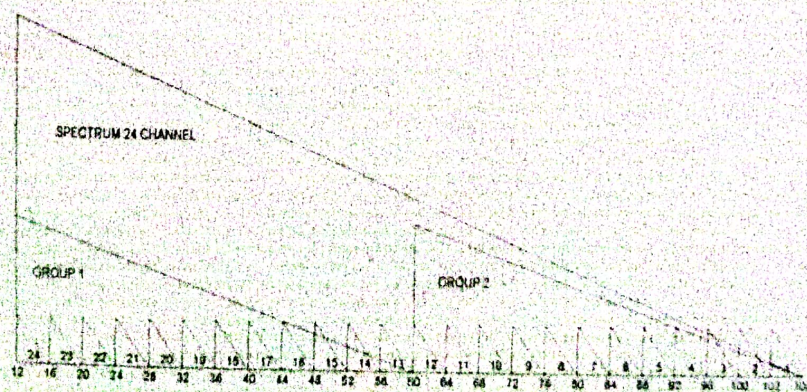
Gambar 2.2. Alokasi frekuensi sistem FDM-FM 24 kanal.

Setiap 1 kanal saluran sinyal suara atau audio mempunyai jangkauan frekuensi antara 300 - 3400 Hz dimana modulasi dilakukan secara berurutan (cascaded). Setiap 1 saluran yang mempunyai lebar bidang frekuensi 4 kHz dimodulasi untuk membentuk 1 pra-group terdiri dari 3-saluran. 4-buah pra-group digabungkan membentuk 1 group terdiri dari 12-saluran. 5-buah group digabungkan menjadi 1 super-group yang terdiri dari 60 saluran. Kemudian 16-buah super-group digabungkan menjadi 1 master-group yang terdiri dari 960 saluran dan seterusnya. Tabel-1 batasan frekuensi Rec. G 232 CCITT

Tabel 2-1. Batasan spektrum frekuensi untuk N saluran FDM

Jumlah saluran (N)	Batas frekuensi bidang dasar (kHz)
12 (1 Group)	12 - 60 atau 60 - 108
24 (2 Group)	12 - 108
60 (1 Super Group)	12 - 252 atau 60 - 300
120 (2 Super Group)	12 - 552
240 (4 Super Group)	60 - 1052
600 (10 Super Group)	60 - 2540

Tingkat yang dihasilkan suatu kanal bicara adalah merupakan suatu harga yang bervariasi. Struktur dari sinyal multikanal FDM tersebut ditentukan oleh distribusi dari saluran yang aktif, distribusi dari tingkat pembicaraan dan karakteristik pembicaraan. Spektrum dari sistem FDM 24 kanal dapat dilihat pada gambar 2-3. Spektrum ini akan merupakan frekuensi masukan bagi modulator FDM-FM yaitu sebagai sinyal informasi.



Gambar 2-3. Spektrum sinyal FDM 24 kanal.

2.3. MODULASI FREKUENSI.

Modulasi secara prinsip dapat diartikan sebagai suatu proses perubahan atau penyisipan suatu sinyal ke dalam bentuk lain yang sesuai dengan sarana media transmisi dimana sinyal tersebut akan disalurkan. Sistem proses modulasi ada bermacam-macam, antara lain modulasi frekuensi. Modulasi frekuensi adalah suatu proses perubahan frekuensi sinyal pembawa oleh sinyal informasi. Amplitudo (A) dan phase (ϕ) tetap.

Pada sistem komunikasi, untuk memodulasi sinyal informasi diperlukan sinyal pembawa (V_c) yang dapat dinyatakan dengan persamaan,

$$V_c = A_c \sin (\omega_c t + \phi) \quad \dots\dots\dots (2-1)$$

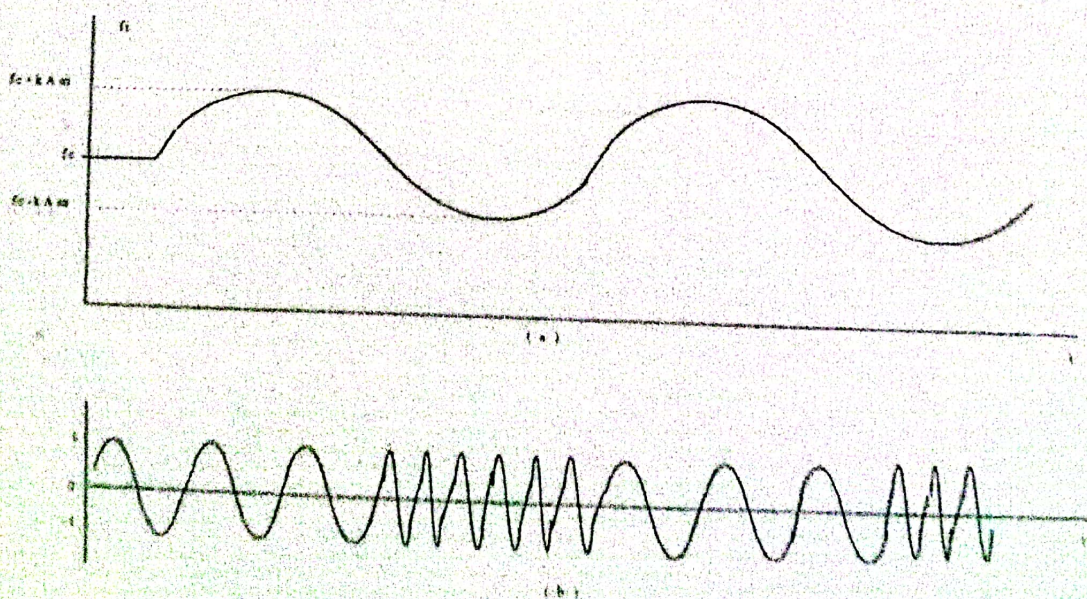
Sinyal modulasi (V_m) digunakan untuk merubah sinyal frekuensi pembawa. Sinyal modulasi dapat dinyatakan dengan persamaan matematis sebagai berikut,

$$V_m = A_m \cdot \cos (\omega_m t + \phi) \quad , \text{ untuk } \phi = 0$$

$$V_m = A_m \cdot \cos \omega_m t \quad \dots\dots\dots (2-2)$$

Sinyal pembawa dimodulasi frekuensi menjadi " V_{FM} " dan " m_f " adalah indeks modulasi.

$$V_{FM} = \cos (\omega_c t + m_f \cdot \sin \omega_m t) \quad \dots\dots\dots (2-3)$$



Gambar 2-4. Modulasi frekuensi (a) Gelombang modulasi (b) Gelombang yang termodulasi

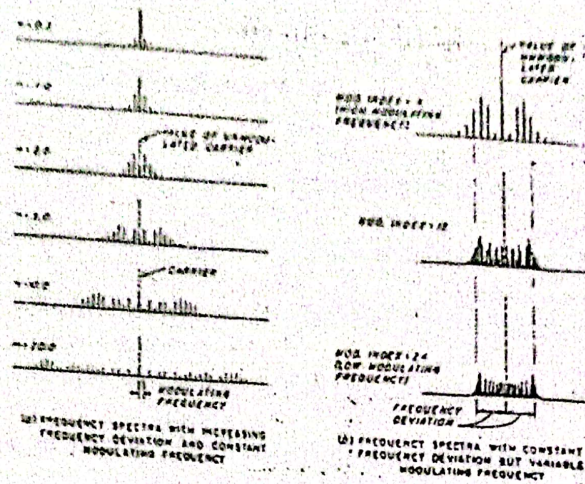
Analisa dari persamaan (2-3) dapat memberikan suatu spektrum frekuensi dan suatu sinyal yang dimodulasi. Spektrum sinyal FM ternyata terdiri dari sebuah komponen pembawa dan frekuensi sisi-sisi yang harmonis dari frekuensi modulasi. Amplitudo dari berbagai komponen spektral diberikan oleh fungsi Bessel. Persamaan Bessel dapat ditulis,

$$V = A \{ J_0(m_f) \sin \omega_c t \\ + J_1(m_f) [\sin (\omega_c + \omega_m) t - \sin (\omega_c - \omega_m) t] \\ + J_2(m_f) [\sin (\omega_c + 2\omega_m) t - \sin (\omega_c - 2\omega_m) t] \\ + J_3(m_f) [\sin (\omega_c + 3\omega_m) t - \sin (\omega_c - 3\omega_m) t] \\ + \dots \}$$

Tabel 2-2 Fungsi Bessel untuk beberapa harga (n)

Tabel 2-2 Fungsi Bessel untuk beberapa harga (n)																
x	n or Order															
x	J_0	J_1	J_2	J_3	J_4	J_5	J_6	J_7	J_8	J_9	J_{10}	J_{11}	J_{12}	J_{13}	J_{14}	J_{15}
0.00	1.00	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
0.25	0.98	0.12	—	—	—	—	—	—	—	—	—	—	—	—	—	—
0.5	0.94	0.24	0.03	—	—	—	—	—	—	—	—	—	—	—	—	—
1.0	0.77	0.44	0.11	0.02	—	—	—	—	—	—	—	—	—	—	—	—
1.5	0.51	0.56	0.23	0.06	0.01	—	—	—	—	—	—	—	—	—	—	—
2.0	0.22	0.38	0.33	0.13	0.03	—	—	—	—	—	—	—	—	—	—	—
2.5	-0.05	0.50	0.45	0.22	0.07	—	—	—	—	—	—	—	—	—	—	—
3.0	-0.28	0.34	0.49	0.31	0.13	0.04	0.01	—	—	—	—	—	—	—	—	—
4.0	-0.40	-0.07	0.36	0.43	0.28	0.13	0.03	—	—	—	—	—	—	—	—	—
5.0	-0.18	-0.33	0.03	0.36	0.39	0.25	0.13	0.03	—	—	—	—	—	—	—	—
6.0	0.15	-0.28	-0.24	0.11	0.36	0.36	0.25	0.13	0.03	—	—	—	—	—	—	—
7.0	0.30	0.03	-0.30	-0.17	0.16	0.35	0.34	0.23	0.13	0.06	—	—	—	—	—	—
8.0	0.17	0.23	-0.11	-0.29	-0.19	0.19	0.34	0.32	0.22	0.13	0.06	—	—	—	—	—
9.0	-0.09	0.24	0.14	-0.18	-0.27	-0.06	0.30	0.33	0.22	0.13	0.06	0.03	—	—	—	—
10.0	-0.25	0.04	0.25	0.06	-0.22	-0.23	-0.01	0.22	0.31	0.21	0.12	0.06	0.03	—	—	—
12.0	0.03	-0.21	-0.08	0.10	0.18	-0.07	-0.24	-0.17	0.05	0.23	0.30	0.27	0.20	0.12	0.07	0.03
15.0	-0.01	0.21	0.04	-0.19	-0.12	0.13	0.21	0.03	-0.17	-0.22	-0.09	0.10	0.24	0.28	0.23	0.18

Dimana amplitudo frekuensi sisi dinyatakan dengan " $J_n m_f$ ". Indeks modulasi adalah " m_f " dan " n " adalah orde dari frekuensi sisi. Gambar spektral untuk bermacam-macam nilai m_f dapat dilihat sebagai berikut



Gambar 2-6. Spektral untuk harga modulasi tertentu.

2.3.1. Lebar bidang frekuensi.

Dikarenakan spektrum sinyal FM secara langsung menempati seluruh bidang frekuensi, sedang lebar bidang (bandwidth) frekuensi tidak berhingga. Maka diperlukan pembatasan lebar bidang frekuensi. Dimana lebar bandwidth yang diperlukan untuk memancarkan sinyal FM adalah,

$$B_{FM} = 2n f_m \quad (2-4)$$

dimana " n " adalah orde frekuensi sisi yang tertinggi yang amplitudonya masih cukup berarti. Bila orde frekuensi sisi lebih besar dari $(m_f + 1)$, amplitudonya adalah $< 5\%$ dari amplitudo pembawa tanpa modulasi, atau bahkan lebih kecil lagi. Dengan menggunakan sebagai pedoman untuk persyaratan lebar jalur, maka persamaan (2-4) dapat ditulis.

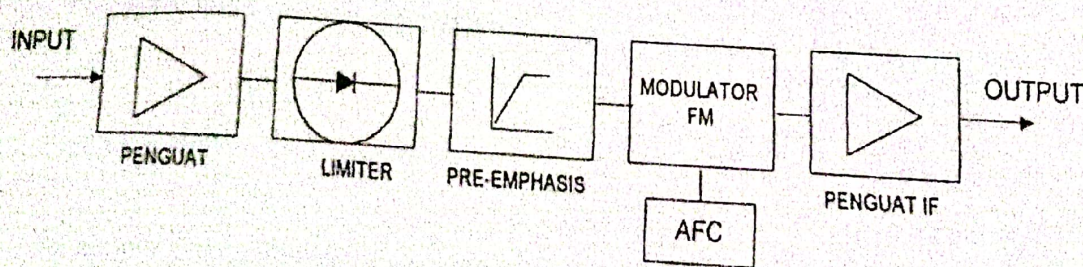
$$B_{FM} = 2(m_f + 1) f_m \quad (2-5)$$

$$B_{FM} = 2 (\Delta f + f_m) \dots \dots \dots (2-6)$$

dimana " Δf " adalah deviasi frekuensi maksimum dan " f_m " adalah komponen frekuensi tertinggi dalam sinyal modulasi. Persamaan ini dikenal dengan nama aturan Carson.

2.4. MODULATOR FREKUENSI.

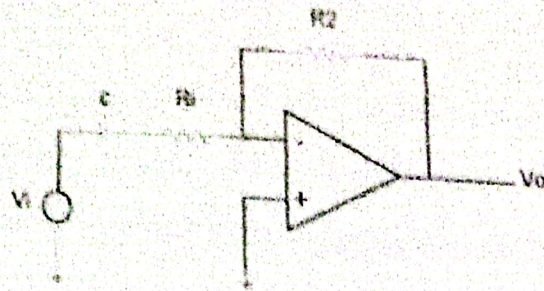
Rangkaian modulator merupakan rangkaian terpenting dalam sistem komunikasi. Untuk memperoleh gelombang dengan modulasi frekuensi dapat digunakan dua metode yaitu metode pembangkit langsung dan pembangkit tak langsung. Metode modulasi yang digunakan adalah metode dengan pembangkit langsung dimana langsung terjadi perubahan pada nilai parameter. Nilai parameter yang berubah adalah harga kapasitansi dioda varaktor di rangkaian modulator.



Gambar 2-7. Diagram blok modulator untuk sistem FM

4.1. Penguat diferensial.

Pada penguat diferensial mempunyai sifat sebagai filter lolos atas. Penguat diferensial sumber sinyal dihubungkan dengan masukan membalik seperti terlihat pada gambar 2-8.



Gambar 2-8. Penguat diferensial

Dimana dari penguat diferensial dapat diperoleh dengan persamaan :

Penguatan,
$$A_v = \frac{V_o}{V_i} = - \frac{R_f}{R_i} \dots\dots\dots (2-7)$$

Frekuensi resonansi,
$$f_o = \frac{1}{2\pi C R_i} \dots\dots\dots (2-8)$$

Dimana filter lolos atas akan mololoskan frekuensi yang berada di atas f_o dan meredam frekuensi yang berada dibawah f_o .

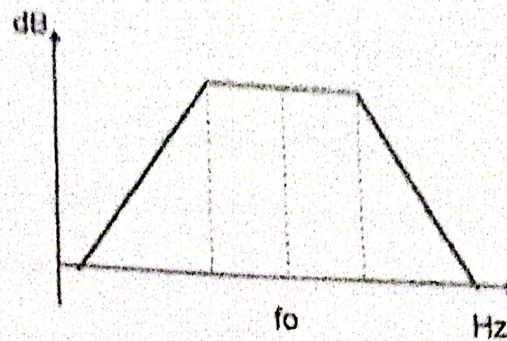
2.4.2. Limiter.

Limiter adalah rangkaian penguat yang digunakan untuk meniadakan amplitudo dan kebisingan yang dimodulasi amplitudo dari sinyal FM sebelum dideteksi. Langkah ini perlu karena rangkaian diskriminator memberikan respon terhadap variasi amplitudo dan frekuensi dari sinyal FM sehingga menimbulkan kebisingan.

Limiter bekerja dengan cara membatasi sinyal, dimulai apabila bila sinyal masukan menjadi lebih besar dari sinyal yang diperlukan untuk mendorong penguatan dari keadaan cut-off sampai ke keadaan jenuh.

2.4.3. Pre-emphasis.

Fungsi rangkaian pre-emphasis adalah untuk meratakan ketahanan sehingga memperbaiki perbandingan sinyal to noise. Sinyal to noise relatif lebih rendah untuk saluran saluran yang menempati daerah frekuensi bagian atas dari besebandrya.

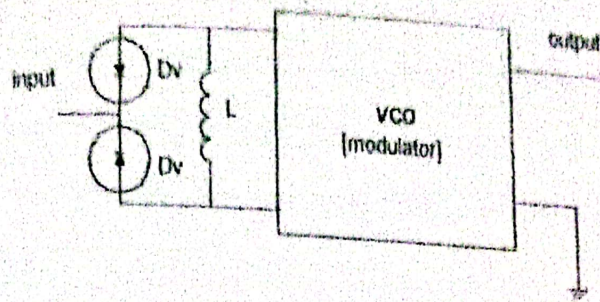


Gambar 2-9. Katakteristik pre-emphasis.

Agar pada seluruh saluran sinyal to noise kurang lebih sama, sebelum dimodulasi, sinyal dilewatkan dahulu di pre-emphasis yang merupakan rangkaian dimana tingkat ketahanan semakin besar jika frekuensi semakin tinggi dan pada tingkat frekuensi tertentu akan mengalami peredaman.

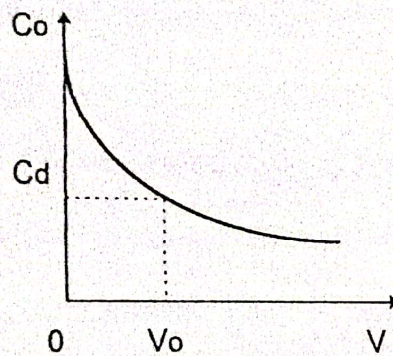
2.4.4. Voltage Controlled Oscilator (VCO).

Rangkaian VCO (voltage controlled oscilator) dapat digunakan sebagai rangkaian modulator frekuensi. Voltage control osilator adalah sebuah osilator yang dapat ditala dengan tegangan. Voltage control osilator membangkitkan frekuensi keluaran dan dirancang sedemikian hingga dapat ditala pada seluruh cakupan yaitu dari frekuensi minimum sampai maksimum yang dikehendaki.



Gambar 2-10. Rangkaian VCO sebagai modulator FM

Rangkaian VCO dapat bekerja sebagai modulator frekuensi bila di paralel dengan rangkaian LC. Kapasitansi ini dihasilkan oleh komponen dioda varaktor. Dioda varaktor (D_v) adalah dioda sambungan pn, yang kapasitansi pengosongan (C_d) berubah-ubah sesuai dengan bias balik. Karakteristik dioda varaktor terdapat pada gambar 2-11.



Gambar 2-11. Karakteristik dioda varaktor.

Kapasitansi pengosongan, ^(ref 4)

$$C_d = \frac{C_o}{\left[1 + \left(\frac{V}{\phi}\right)^a\right]} \quad \dots\dots\dots (2-9)$$

Dengan,

C_o = kapasitansi pada bias nol

ϕ = potensial kontak sambungan, untuk silikon = 0,1 volt.

a = indeks sambungan, untuk sambungan langsung = 0,5 ^(ref 4)

Suatu tegangan dc tertentu dikenakan pada dioda varaktor. ini akan mengatur nilai C_v yang menentukan frekuensi resonansi tanpa modulasi. Tegangan modulasi ditambahkan pada bias ini akan menyebabkan kapasitansi berubah-ubah sekitar C_v sehingga frekuensi resonansi dari rangkaian LC berubah disekitar nilai tengah frekuensi resonansi.

Keluaran voltage control osilator langsung diumpani beban dan digunakan juga sebagai umpan balik untuk mendorong suatu penghitung yang dapat diprogram berfungsi sebagai pembagi N

2.4.5 Automatic Frequency Controlled (AFC).

Modulator frekuensi menggunakan sistem AFC yang berfungsi untuk menstabilkan frekuensi kerja. Kestabilan frekuensi dihasilkan dengan mengunci sinyal keluaran dengan menggunakan rangkaian Phase Locked Loop (PLL). Dimana rangkaian ini berupa rangkaian umpan balik negatif. Prinsip dasar dari sistem ini adalah membandingkan antara frekuensi keluaran voltage control osilator yang diumpan balik dan frekuensi referensi.

Bila hasil perbandingan adalah sama, maka akan menghasilkan sinyal yang dikehendaki. Dimana dalam perbandingan akan mengalami kondisi :

Bila sinyal pertama mendahului sinyal kedua maka keluaran dari pembanding akan memberikan tegangan yang tinggi pada waktu yang sama dengan phase yang berbeda.

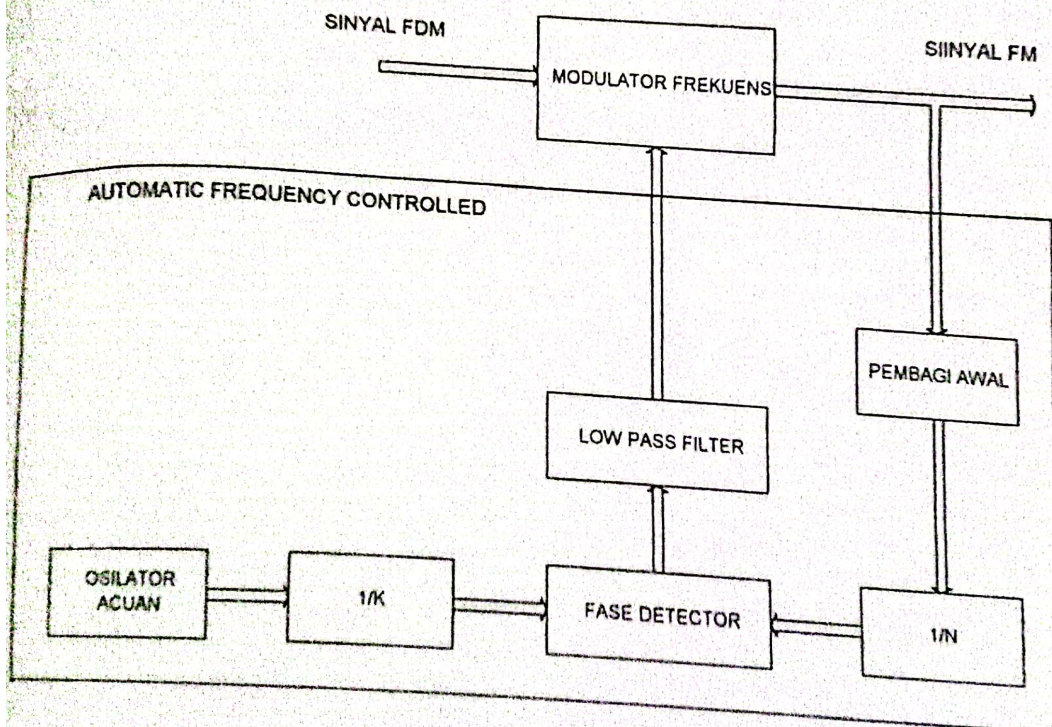
Bila sinyal pertama didahului sinyal kedua maka keluaran dari pembanding akan memberikan tegangan yang rendah pada waktu yang sama dengan phase yang berbeda.

Bila sinyal pertama sephase dengan sinyal kedua maka keluaran dari pembanding akan menunjukan kondisi penguncian frekuensi.

Atapun prinsip kerja PLL adalah sebagai berikut :

Sebuah osilator yang stabil menghasilkan suatu frekuensi referensi gelombang persegi, yang memberikan satu masukan ke rangkaian detektor phase. Frekuensi referensi ini dapat mempunyai harga berapa saja yang mudah diperoleh, tetapi biasanya frekuensi dipilih sedemikian sehingga dapat digunakan rangkaian osilator kristal.

Sebuah rangkaian VCO yang dapat kontrol dengan tegangan menghasilkan frekuensi keluaran kerja tertentu. Keluaran VCO langsung diumpun ke beban dan umpan balik untuk digunakan sebagai pendorong suatu penghitung yang berfungsi sebagai pembagi frekuensi kerja. Keluaran pembagi adalah gelombang persegi dan merupakan masukan ke dua pada detektor phase.



Gambar 2-12 . Automatic frequency controlled.

Detektor phase adalah sebuah rangkaian logis yang menghasilkan suatu sinyal dc yang besarnya sebanding dengan selisih phase antar sinyal referensi dan sinyal umpan.

Sinyal dc difilter untuk meratakan kebisingan dan memperlambat respon rangkaian untuk mencegah "overshoot" atau osilasi dan dipasangkan sebagai pengatur ke VCO.

Bila selisih antar phase referensi dan umpan balik adalah nol, keluaran dc dari detektor phase adalah tepat sebesar yang diperlukan untuk menala voltage control osilator pada frekuensi kerja. Bila ada perbedaan phase antar keduanya, bias yang dimasukan ke voltage control osilator akan berubah dalam arah akan menaikkan atau menurunkan frekuensi keluaran secukupnya saja sehingga selisih antar kedua phase tersebut akan menghilang. Begitu keluaran mencapai nilai yang diharapkan, voltage control osilator akan mengunci pada frekuensi itu, dan loop umpan balik akan mencegahnya dari penyimpangan.

BAB 3

PERANCANGAN MODULATOR FDM - FM

Pada bab ini akan dibahas mengenai perancangan modulator FDM-FM. Sistem modulasi yang digunakan adalah sistem modulasi frekuensi dengan frekuensi kerja 64 MHz. Masukan sinyal modulator adalah sinyal FDM 24 kanal dengan lebar band setiap kanalnya sebesar 4 kHz. Modulator FM ini untuk mencapai tingkat kestabilan frekuensi menggunakan sistem Automatic frequency control dengan rangkaian Phase locked loop untuk proses penguncian frekuensinya.

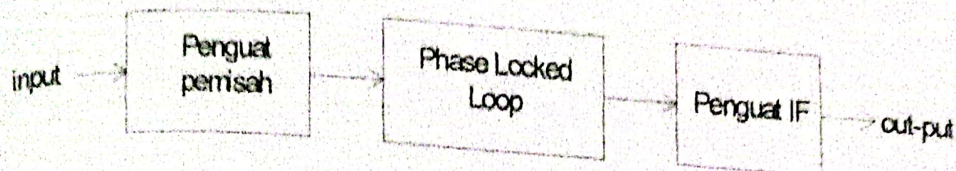
Adapun syarat perancangan modulator FDM-FM adalah sebagai berikut :

- a. Bentuk modulasi : FM
- b. Frekuensi kerja : 64 MHz
- c. Jumlah saluran FDM : 24 saluran bicara
- d. Lebar bidang tiap saluran : 4 kHz
- e. Kestabilan frekuensi kerja : Dengan AFC
- f. Frekuensi referensi untuk AFC : 25 kHz

18

pada perancangan modulator FDM-FM terdiri dari 3 bagian blok rangkaian. Dimana tiap bagian rancangan modulator FDM-FM tersebut dapat dilihat dibawah ini :

- Blok penguat pemisah,
- Blok phase locked loop (AFC),
- Blok penguat IF.



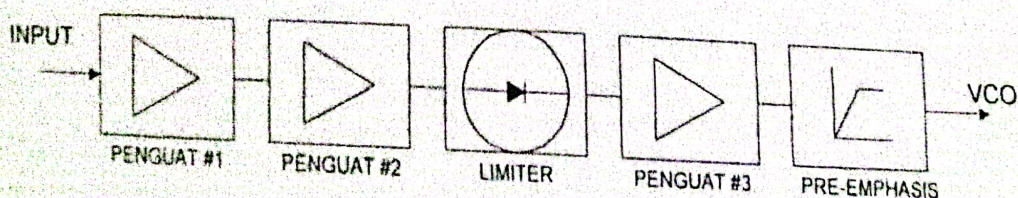
Gambar 3-1. Blok diagram rangkaian modulator FM

Dibawah ini akan dijelaskan mengenai bagian-bagian dari perancangan blok modulator FM 24 kanal.

3.1. PENGUAT PEMISAH.

Rangkaian penguat pemisah diperlukan pada tingkat masukan di modulator FDM-FM. Dimana rangkaian penguat pemisah berfungsi untuk melindungi modulator terhadap pembebanan pada masukan dan untuk menghasilkan sinyal yang stabil sebagai masukan modulator FDM-FM.

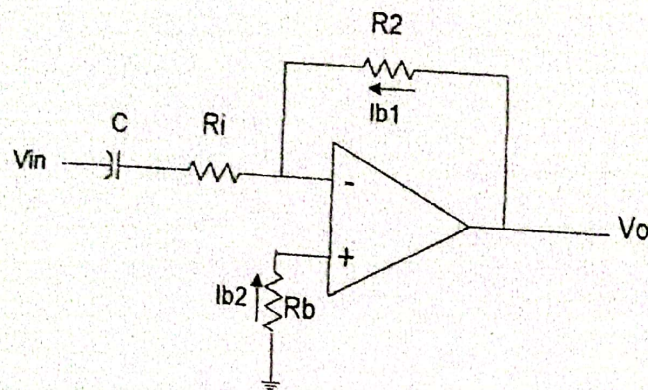
Dalam perancangan penguat pemisah terdiri dari blok rangkaian penguat, limiter dan pre-emphasis :



Gambar 3-2. blok rangkaian penguat pemisah.

3.1.1. Rangkaian penguat IC MC3401.

Pada perancangan rangkaian penguat pemisah, sistem penguat yang digunakan adalah penguat diferensial. Penguat diferensial dapat mengukur dan memperkuat sinyal-sinyal kecil yang lemah ke dalam sinyal yang jauh lebih besar.



Gambar 3.3. Penguat diferensial.

Rangkaian penguat diferensial juga mempunyai sifat sebagai filter lolos atas. Di mana frekuensi yang dibawah frekuensi batasan akan diredam dan frekuensi yang diatas frekuensi batasan akan diloloskan. Dari batasan frekuensi redaman pada persamaan (2-8) dapat dihitung frekuensi edaman perancangan diferensial adalah,

Untuk op-amp (#1)

$$C = 0,01 \mu\text{F} \text{ dan } R_i = 14 \text{ k}\Omega$$

$$f_o = \frac{1}{2\pi(14 \times 10^3 \times 0,01 \times 10^{-6})} = 1,13 \text{ kHz.}$$

untuk op-amp (#2)

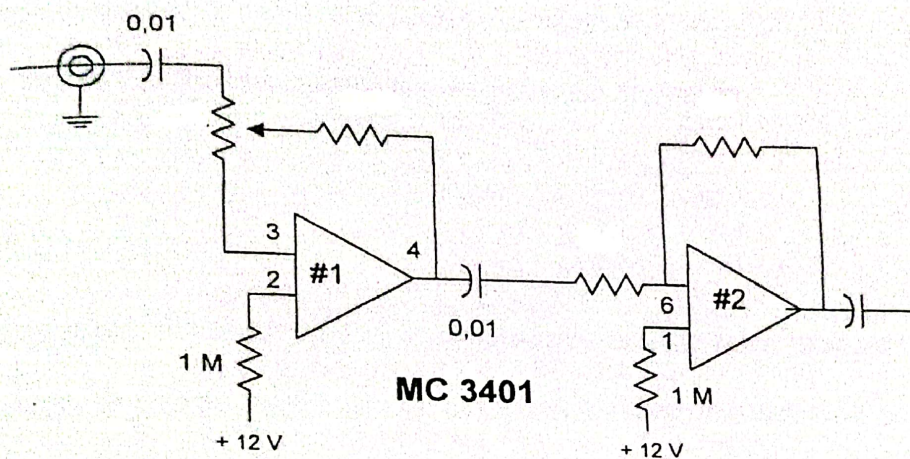
$$C = 0,01 \mu\text{F} \text{ dan } R_i = 1,4 \text{ k}\Omega$$

$$f_o = \frac{1}{2\pi(1,4 \times 10^3 \times 0,01 \times 10^{-6})} = 11,3 \text{ kHz}$$

untuk op-amp (#3)

$$C = 0,01 \mu\text{F} \text{ dan } R_i = 1,4 \text{ k}\Omega$$

$$f_o = \frac{1}{2\pi(1,4 \times 10^3 \times 0,01 \times 10^{-6})} = 11,3 \text{ kHz}$$



Gambar 3-4. Rangkaian penguat diferensial dengan IC MC3401

Dapat diketahui bahwa frekuensi yang diloloskan berdasarkan perhitungan adalah $11,3 \approx 12 \text{ kHz}$ ke atas. Hal ini akan membatasi frekuensi masukan untuk rangkaian penguat diferensial adalah 12 kHz ke atas.

Pada rangkaian masukan penguat diferensial terdapat komponen kapasitor (C) yang mempunyai fungsi menahan setiap sinyal dc yang datang dari rangkaian sebelumnya yang turut diperkuat sehingga rangkaian tidak akan dibawa ke suatu tingkat tegangan dc yang tidak dikehendaki.

Kapasitor juga berfungsi membantu menahan setiap derau frekuensi rendah yang turut masuk ke dalam penguat. Komponen R_b berfungsi untuk mengurangi arus offset

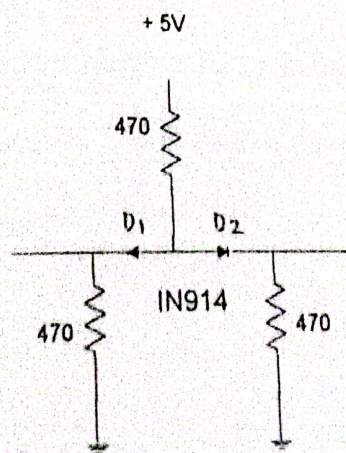
yang terjadi pada penguat diferensial. Adanya arus offset akan membatasi kemampuan penguat untuk menghasilkan sinyal tanpa cacat.

Fungsi lain dari rangkaian penguat adalah melindungi modulator dari beban pada sinyal masukannya. Pada perancangan penguat, IC yang digunakan adalah IC jenis MC3401. IC MC3401 tersusun dari 4 buah penguat pembeda arus yang terdiri dari 14 pin. Untuk mengaktifkan IC diperlukan tegangan catu $V_{cc} = +5$ Volt pada pin 14 dan ground pada pin 7.

Perancangan rangkaian penguat pemisah hanya menggunakan 3 penguat, dimana antara op-amp 2 dan 3 diberi rangkaian tambahan berupa rangkaian limiter. Keluaran dari op-amp 3 dihubungkan pada rangkaian pre-emphasis.

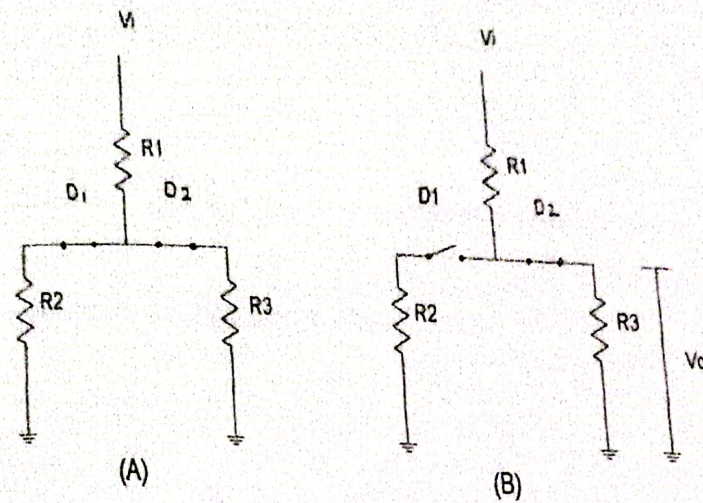
3.1.2. Limiter.

Sinyal yang dihasilkan op-amp 2 merupakan masukan pada rangkaian limiter. Limiter bekerja sedemikian hingga dimulai bila sinyal masukan menjadi lebih besar dari sinyal yang diharapkan. Rangkaian limiter terdiri 2 dioda type IN914 yang dihubungkan secara seri dengan kutub berlawanan. Pada kaki anoda ke dua dioda diberi tegangan maju. Gambar perancangan limiter terdapat pada gambar 3-5.



Gambar 3-5. Rangkaian Limiter

Bila dianggap dioda ideal, maka dalam keadaan " on " dioda dapat dianggap sebagai hubungan singkat. Dioda dalam bekerja mempunyai dua kondisi, yaitu



Gambar 3.6. Kondisi dioda limiter.

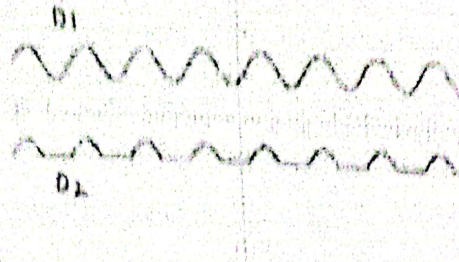
Kondisi A dianggap kedua dioda dalam keadaan on.

$$V_o = \frac{R2 // R3}{R1 + R2 + R3} \cdot V_i \quad \dots\dots\dots (3-1)$$

Dengan R1, R2, dan R3 adalah 470 Ω maka,

$$V_o = \frac{1}{3} \cdot V_i$$

Pada kondisi A dimana kedua dioda dalam keadaan " on " berarti sinyal tegangan yang masuk lebih kecil dari $V_{ref} = 5$ volt Maka gambar tegangan amplitudo yang diloloskan dapat dilihat pada gambar 3-7.



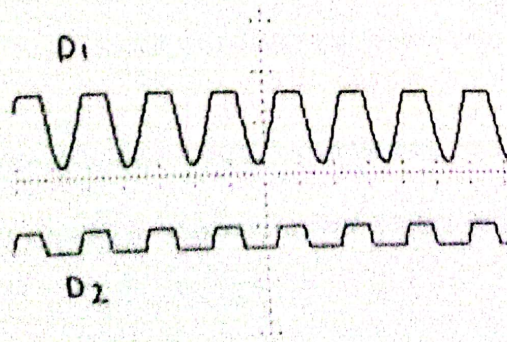
Gambar 3-7. Sinyal tegangan pada saat kedua dioda dalam keadaan "on".

Kondisi B dianggap dioda satu dalam keadaan "off".

$$V_o = \frac{R1}{R1 + R3} \cdot V_i \quad \dots \dots \dots (3-2)$$

$$V_o = \frac{1}{2} \cdot V_i$$

Kondisi B terjadi bila sinyal tegangan masukan lebih besar dari tegangan $V_{ref} = 5$ volt. Sesuai dengan sifat dioda maka sinyal yang berda diatas tegangan referensi akan mengalami pemotongan. Fungsi dari dioda 2 adalah sebagai penghilang tegangan negatif. Kondisi B dapat dilihat pada gambar 3-8.



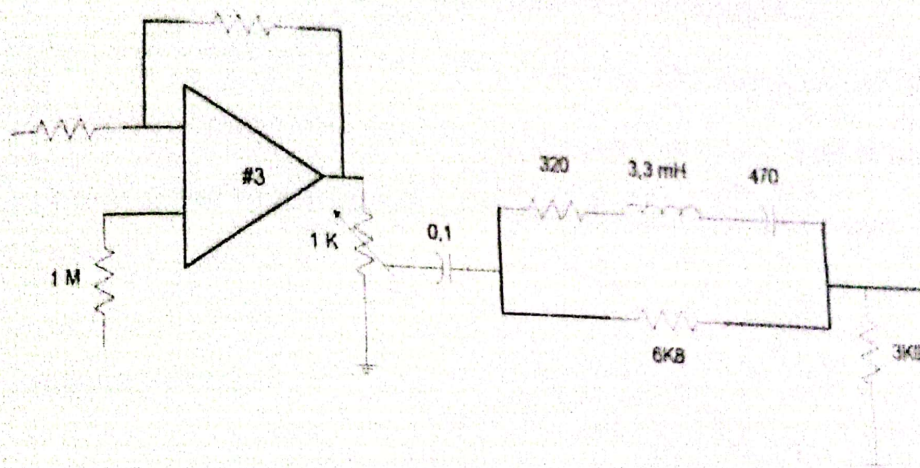
Gambar 3-8. Bila masukan tegangan lebih besar dari tegangan referensi.

Keluaran dari rangkaian limiter akan dihubungkan dengan penguat #3 yang kemudian dirangkakan pada rangkaian pre-emphasis.

3.1.3. Pre-emphasis.

Keluaran op-amp 3 merupakan masukan pada rangkaian pre-emphasis yang merupakan rangkaian filter RLC. Penggunaan rangkaian pre-emphasis adalah untuk meratakan kebisingan sehingga memperbaiki perbandingan sinyal to noise. Rangkaian RLC merupakan filter selektif untuk suatu frekuensi.

Bila frekuensi dibawah frekuensi redaman maka impedansi rangkaian sebagai kapasitif bila frekuensi diatas batasan frekuensi maka impedansi rangkaian sebagai induktif. Selektifitas rangkaian pre-emphasis ditentukan oleh L dan C. Sinyal keluaran yang dihasilkan akan diumpan pada rangkaian voltage control osilator



Gambar 3-9. Rangkaian pre-emphasis

Dimana tingkat keluaran semakin besar jika frekuensi semakin tinggi. Rangkaian pre-emphasis berupa rangkaian RLC maka frekuensi resonansi pre-emphasis adalah,

$$f = \frac{1}{2\pi\sqrt{LC}} \quad \dots\dots\dots (3-3)$$

Pada rangkaian ini mempunyai faktor sensitivitas (Q) yang berubah berdasarkan perubahan $\frac{L}{C}$. Persamaan faktor Q untuk rangkaian pre-emphasis^(ref 4) adalah

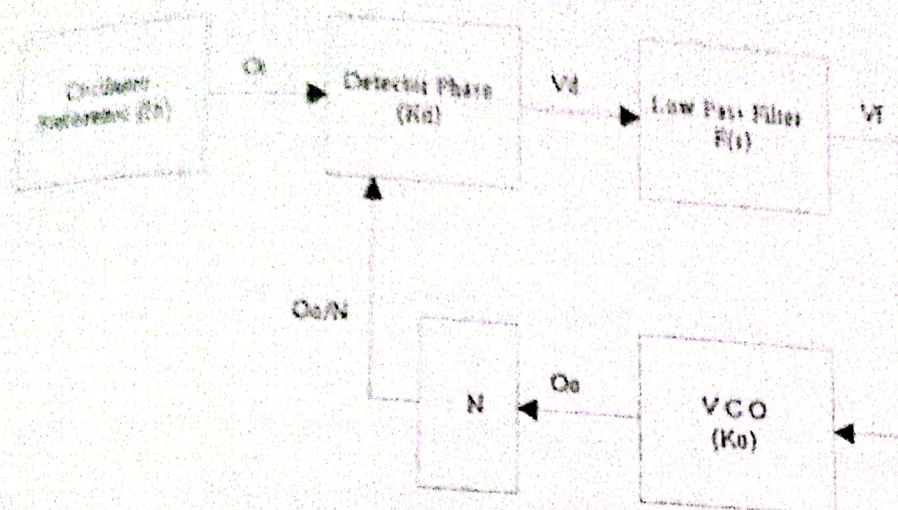
$$Q = \frac{1}{R} \sqrt{\frac{L}{C}}$$

3.2. Phase Locked Loop.

Modulator frekuensi adalah rangkaian elektronik yang berfungsi melakukan proses modulasi frekuensi. Pembangkitan gelombang bermodulasi frekuensi dilakukan dengan cara mengubah-ubah frekuensi dari suatu gelombang pembawa sesuai dengan sinyal informasi yang disisipkan pada gelombang pembawa tersebut. Linieritas modulator tergantung dari linieritas kapasitansi. Dimana kestabilan frekuensi kerja pada modulator dijaga dengan menggunakan sistem rangkaian automatic Frekuensi Control.

Penguncian kestabilan frekuensi dilakukan oleh rangkaian Phase Locked Loop. PLL adalah suatu sistem umpan balik yang sinyal keluarannya dikunci oleh sinyal masukan. Perancangan rangkaian Phase Locked Loop yang dipergunakan terdiri dari :

- > Osilator Referensi
- > Phase Detektor
- > Low Pass Filter (LPF)
- > Voltage Control Oscillator (VCO).



Gambar 3-10. Diagram blok Sistem Rangkaian PLL.

Penjabaran perancangan bagian dari rangkaian Phase Locked Loop antara lain :

2.1. Phase Detektor.

Phase detektor berfungsi untuk mendeteksi perbedaan phase antara sinyal referensi dan sinyal umpan balik. Sinyal keluaran yang dihasilkan oleh phase detektor berupa tegangan, yang dapat ditulis sebagai berikut.

$$V_d = K_d \cdot \Delta\theta_d \dots \dots \dots (3-5)$$

gan,

V_d = tegangan rata-rata keluaran Phase Detektor.

K_d = faktor penguatan Phase Detektor (volt/rad).

$\Delta\theta_d$ = $(\theta_i - \theta_o/N)$ beda phase masukan Phase Detektor.

Gambar 3.14 Gelombang VCO dan sinyal selanjutnya

Bagian Phase Detector mempunyai dua masukan sinyal Phase Detector akan memberikan reaksi pada saat adanya masukan dan kedua masukan tersebut. Jika kedua input Phase Detector mempunyai frekuensi sama tetapi phasenya yang berbeda maka akan mengalami kondisi:

Bila sinyal masukan pertama mendahului sinyal masukan kedua maka keluaran phase detector akan memberi tegangan yang tinggi pada waktu yang sama dengan phase berbeda.

Bila sinyal masukan pertama didahului sinyal masukan kedua maka keluaran phase detector akan memberi tegangan yang rendah pada waktu yang sama dengan phase berbeda.

Bila sinyal masukan pertama sephase dengan masukan sinyal kedua maka keluaran phase detector akan menunjukan kondisi penguncian.

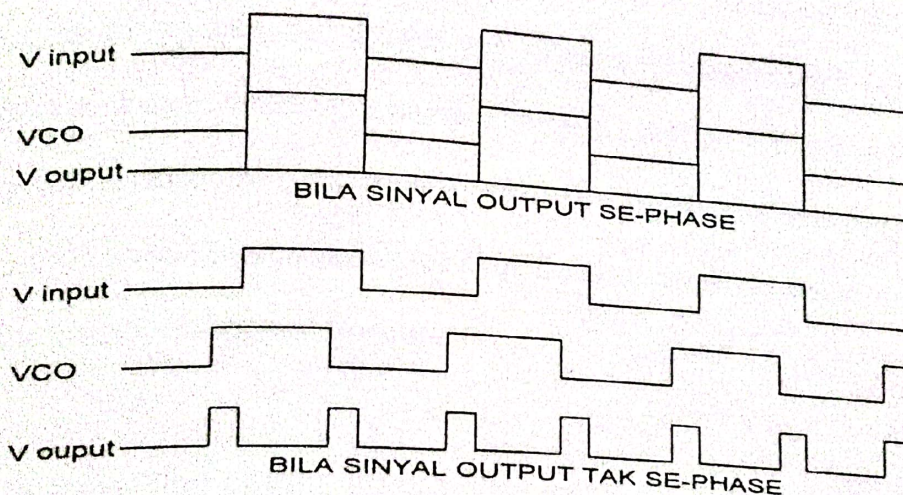
Keluaran Rangkaian voltage control osilator selain diumpan pada rangkaian kuat IF juga diumpan balik pada rangkaian phase detector. Sebelum diumpan pada phase detector, frekuensi umpan balik akan mengalami proses pembagi frekuensi. Yang ini dari rangkaian pre-scaler dan pembagi 256. Untuk menghasilkan masukan phase

detektor sebesar 25 kHz (foto frekuensi pada lampiran 2). maka frekuensi umpan balik 64 MHz mengalami pembagian 2560.

28

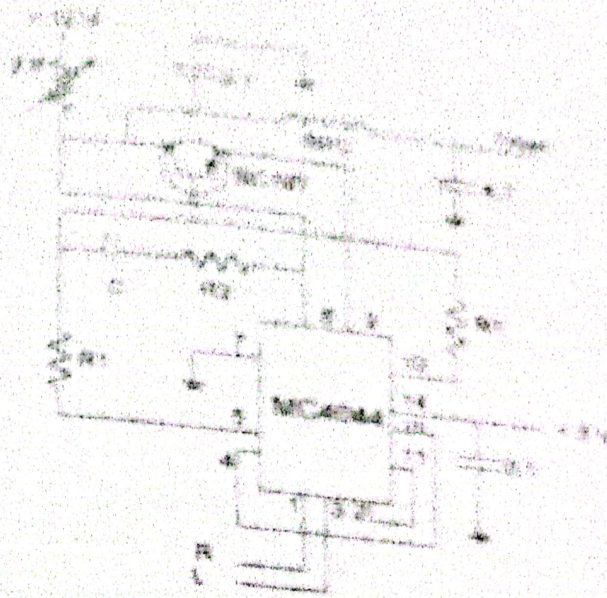
Frekuensi keluaran 25 kHz merupakan frekuensi masukan phase detektor. Dimana rangkaian phase detektor adalah rangkaian pembanding yang prinsip kerjanya sama dengan gerbang XOR (gambar 3-11). Phase detektor mempunyai dua masukan. Masukan kedua merupakan frekuensi referensi yang berfungsi sebagai pembanding frekuensi umpan balik. Frekuensi ini dihasilkan oleh rangkaian osilator kristal 4 MHz yang mengalami proses pembagi 160 sehingga frekuensi keluarannya 25 kHz konstan (foto frekuensi pada lampiran-2).

Rangkaian phase detektor memproses 2 frekuensi masukan menjadi frekuensi keluaran seperti pada gambar dibawah ini,



Gambar 3-12. Sinyal masukan dan keluaran detektor phase.

Dalam perancangan phase detektor IC yang digunakan IC MC4044. MC4044 terdiri dari dua buah rangkaian frekuensi phase detektor, rangkaian charge pump dan sebuah amplifier. Jika dikombinasikan dengan IC MC1648 dapat digunakan untuk aplikasi pada sistem Phase locked loop.

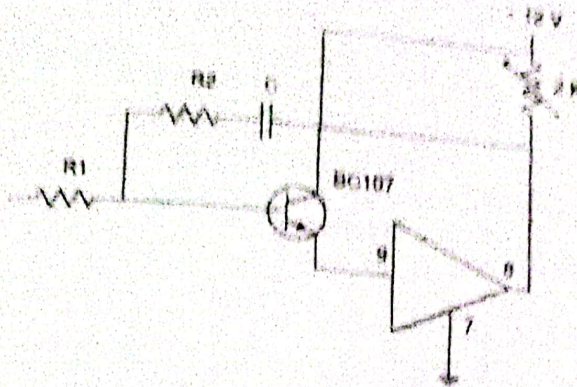


Gambar 3-13. Rangkaian phase detector.

MC4044 terdiri dari 14 pin, dimana untuk mengaktifkan IC tersebut harus diberi tegangan catu $V_{cc} = +5V$ pada pin 14 dan ground pada pin 7. Masukan phase detector merupakan sinyal keluaran dari osilator dan rangkaian voltage control osilator yang dihubungkan pada masukan R dan L phase detector di pin 1 dan 3. Phase detector akan membangkitkan tegangan dc pada keluarannya, sebanding dengan perbedaan frekuensi atau phase dari sinyal-sinyal masukan tersebut. Detektor phase digunakan pada sistem yang memerlukan frekuensi saat mengunci.

2.2. Low Pass Filter (LPF).

Filter adalah sebuah rangkaian yang dirancang agar dapat melewatkan lebar frekuensi tertentu sekaligus melemahkan semua sinyal yang berada diluar lebar frekuensi tersebut. Filter ada beberapa macam, salah satunya yang digunakan pada rangkaian fase Locked Loop adalah Low pass Filter. Dapat dilihat pada gambar.



Gambar 3-14. Rangkaian Low Pass Filter.

faktor penguatan dan filter adalah,

$$F(s) = \frac{\tau_2 s + 1}{\tau_1 s} \quad (3-6)$$

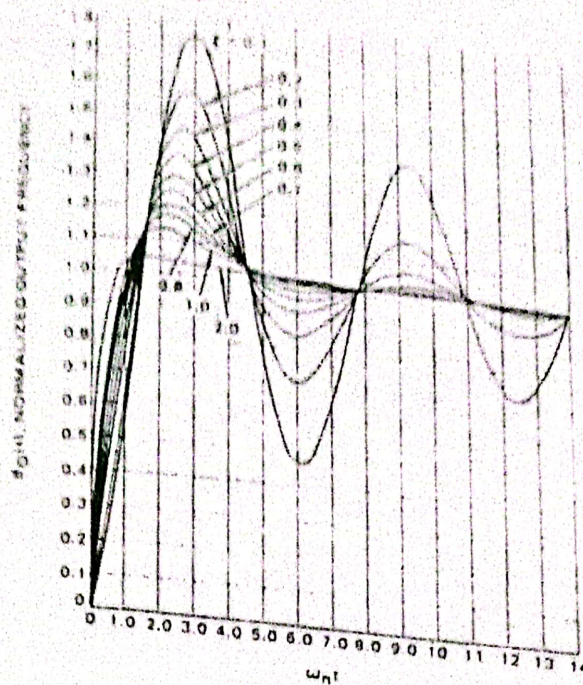
ngan,

$$\tau_1 = C.R_1 \quad \text{dan} \quad \tau_2 = C.R_2$$

$$\tau_1 = \frac{KdKo}{N\omega_n^2} \quad \text{dan} \quad \tau_2 = \frac{2\xi}{\omega_n} \quad (3-7)$$

Low Pass Filter ini digunakan untuk merata-ratakan sinyal yang dihasilkan oleh keluaran Phase Detektor agar diperoleh tegangan yang besarnya sebanding dengan lebar sinyal tersebut. Tingkat tegangan oleh penguat diumpungkan ke osilator setelah diperkuat hingga suatu tegangan tertentu.

Semakin jauh pegeseran phase antar kedua sinyal, semakin lebar sinyal yang keluar dari detektor dan semakin besar tegangan yang dihasilkan penguat. Perubahan tegangan tersebut digunakan untuk mengendalikan frekuensi osilasi dan terkendali.



Gambar 3-15. Kurva respon transient

Low Pass Filter yang digunakan adalah low pass filter aktif dengan menggunakan penguat dc yang terdapat pada IC detektor phase MC4044. Penguat pada MC4044 menggunakan pin 8 sebagai keluaran dan pin 9 sebagai masukan penguat sinyal. Untuk menghitung besar harga komponen yang digunakan LPF, harus ditentukan terlebih dahulu besarnya frekuensi natural (ω_n) dan faktor damping (ζ). Harga faktor damping dapat dilihat pada kurva respon transient gambar 3-15.

Kurva tersebut dipilih harga yang memberikan harga ayunan maksimum dari keadaan setimbang, dalam hal ini diperoleh $\zeta = 0.707$. Dimana akan dicapai pada saat $\omega_n t_s = 4,5$ (baca gambar). Dengan mengambil harga $t_s = 28$ ms, maka nilai ω_n adalah,

$$\omega_n = 4,5 / 0,028 = 160 \text{ rad/detik.}$$

$$C = 1 \mu\text{F (ditentukan).}$$

$$N = 2560.$$

$$K_d = 0,12 \text{ (data book).}$$

$$R_0 = 11 \times 10^3 \text{ rad/s/V (dari buku)}$$

Langkah mencari harga komponen R1 dan R2 diperoleh dari persamaan (2.7)

$$R_1 = \frac{1}{C}$$

$$R_1 = \frac{0,12 \times 110^3}{2500 \times 160^3 \times 110^{-6}}$$

$$R_1 = 20141,6 \, \Omega$$

Langkah R2:

$$R_2 = \frac{1}{C}$$

$$R_2 = \frac{2 \times 0,707}{160 \times 10^{-6}}$$

$$R_2 = 8837,5 \, \Omega$$

Maka dalam perancangan, komponen yang digunakan dibulatkan menjadi,

$$R_1 = 20 \, \text{K}\Omega,$$

$$R_2 = 9 \, \text{K}\Omega,$$

$$C = 1 \, \mu\text{F}.$$

2.3. Voltage Control Oscillator (VCO).

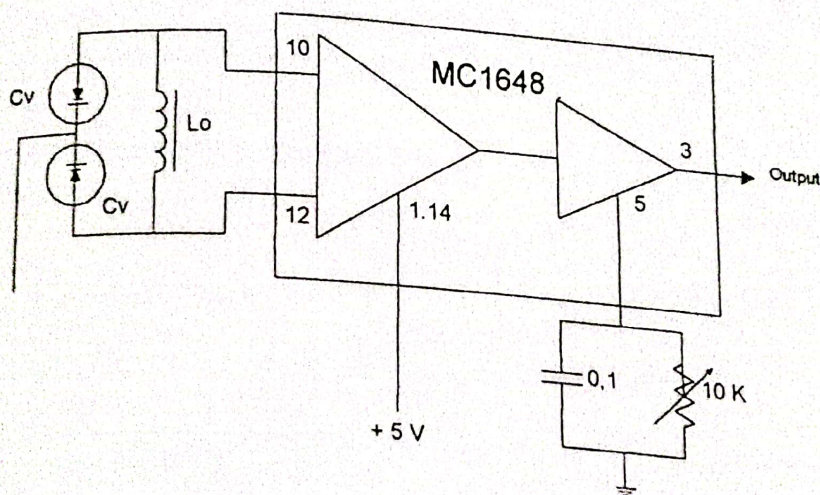
Rangkaian Voltage Control Oscillator merupakan rangkaian yang menghasilkan frekuensi keluaran yang dapat berubah sesuai dengan tegangan kendali yang diberikan. Apabila lingkaran terkunci, tegangan keluaran (V_f) merupakan tegangan searah, apabila tidak terkunci, tegangan keluaran merupakan tegangan frekuensi selisih ($f_i - f_o$) yang mencoba mendorong VCO menuju keadaan sinkron dengan sinyal masukan.

Pada perancangan VCO, komponen IC yang digunakan adalah IC MC1648. IC MC1648 dalam satu kemasan terdiri dari 14 pin. IC MC1648 memberikan frekuensi keluaran maksimum sebesar 225 MHz dan kapasitas masukan $C_i = 6 \, \text{pF}$ serta bekerja pada tegangan referensi $V_{cc} = +5 \, \text{Volt dc}$.

Untuk menghasilkan osilasi frekuensi tinggi, IC MC1648 ini memerlukan rangkaian eksternal paralel berupa osilator LC ditala dioda varaktor. Rangkaian LC ini mempunyai stabilitas yang baik dan menghasilkan keluaran frekuensi yang tinggi berupa sinusoidal. Frekuensi kerja ditentukan oleh frekuensi resonansi paralel,

$$f = \frac{1}{2\pi\sqrt{LC}} \quad (3-8)$$

Dioda varaktor digunakan untuk merubah kapasitansi dari osilator LC. Dioda varaktor pada prinsipnya adalah variabel kapasitor (voltage-variable capacitance) yang dapat ditala dengan tegangan. Dioda varaktor perancangan adalah type MV 2106 yang mempunyai variabel kapasitor antar (6,8 - 100) pF dan beroperasi pada maksimum tegangan 30 Volt.



Gambar 3-16. Perancangan VCO dengan IC MC1648

Dalam perancangan, titik kerja tegangan yang dipilih $V_r = 3$ Volt yang akan memberikan efektivitas kapasitor sebesar 18 pF (sesuai persamaan 2-9). Pada perancangan frekuensi kerja modulator FDM-FM adalah 64 MHz. Maka perencanaan komponen dapat dihitung sebagai berikut,

$$C_T = C_1 + C_2$$

(15.4)

C_1 = Kapasitansi variabel IC MC 1055 = 6 pF

C_2 = Kapasitansi variabel 4M/2 100 = 18 pF

C_T = Kapasitansi total rangkaian resonansi

Untuk kapasitansi variabel yang terdiri dari dua disk yang dipotong secara seri maka

$$C_v = \frac{C_1 C_2}{C_1 + C_2}$$

$$C_v = \frac{18 \times 18}{18 + 18} \text{ pF}$$

$$C_v = 9 \text{ pF}$$

Kapasitor total rangkaian resonansi adalah

$$C_T = 6 + 9 = 15 \text{ pF}$$

dan persamaan akan diperoleh L, dengan $f = 64 \cdot 10^6 \text{ Hz}$.

$$L = \frac{1}{4\pi^2 f^2 C} \text{ H.}$$

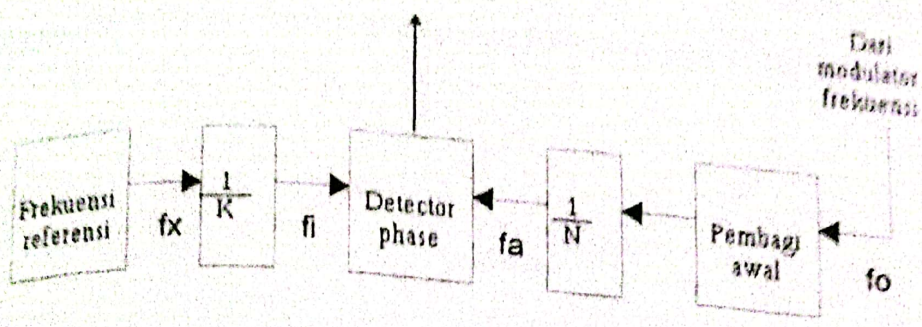
$$L = \frac{1}{4\pi^2 (64 \times 10^6)^2 \cdot 15 \times 10^{-12}} \text{ H.}$$

$$L = 0,412 \cdot 10^{-6} \text{ H atau } 0,412 \mu\text{H.}$$

Dalam keadaan praktis maka L merupakan induktor variabel yang mempunyai rentang (0,2 - 0,6) μH .

3.4.4. Pembagi Frekuensi.

Peranan rangkaian ini sangat penting untuk menggeser frekuensi keluaran PLL. Dengan cara menentukan harga pembagi " N " yang diinginkan. Adapun dilakukan proses pembagi agar besarnya frekuensi yang diumpun balik sebanding dengan frekuensi referensi.



Gambar 3-17. Diagram blok sistem pembagi frekuensi.

Seingat frekuensi keluaran dari modulator cukup tinggi, maka diperlukan suatu pembagi awal (pre-scaler). Pada keluaran dari pembagi awal yang merupakan frekuensi sudah akan mengalami pembagian sebesar N.

Frekuensi referensi yang dihasilkan oleh osilator kristal juga mengalami proses dibagi " K " untuk memperoleh frekuensi kerja yang diinginkan.

Pre-scaler dan pembagi 256.

Untuk mengetahui berapa besar harga pembagi N yang diperlukan pada sistem rangkaian PLL pada sistem modulator frekuensi 24 kanal adalah :

$$f_i = f_a$$

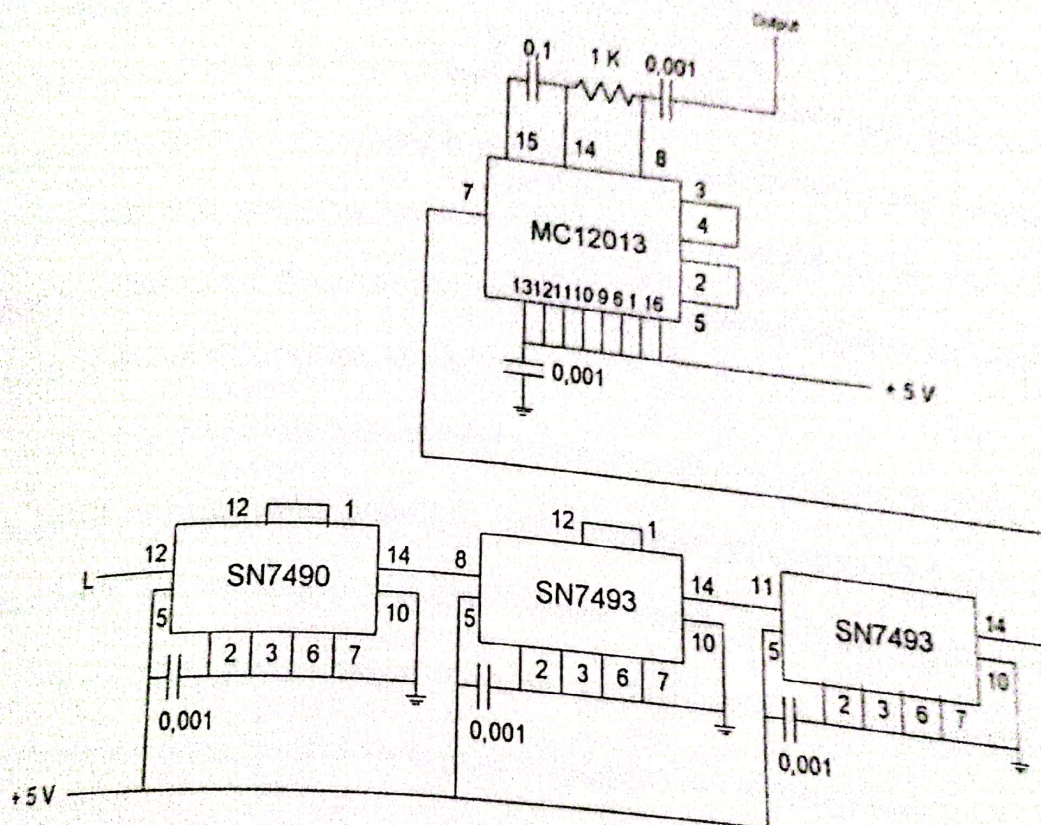
$$f_a = \frac{f_o}{M}$$

$$M = \frac{64 \times 10^6}{25 \times 10^3}$$

$$M = 2560$$

$$M = 2560 \quad (M = N \times \text{pembagi awal})$$

Untuk menghasilkan masukan phase detektor dari VCO sebesar 25 kHz maka frekuensi keluaran 64 MHz harus mengalami proses pembagian 2560



Gambar 3-18. Rangkaian Pre-scaler dan pembagi 256

Dikarenakan tidak ada rangkaian pembagi jenis TTL yang langsung dapat ma frekuensi tinggi maka harus menggunakan rangkaian Pre-scaler. Rangkaian ini akan rangkaian pembagi pada frekuensi tinggi. Pre-scaler dengan modulasi tetap

ditentukan untuk memperkecil hilungannya kesuatu frekuensi dibawah batas 100 Mhz. Jumlah pre-scaler pembagi 10 maka rangkaian pembagi N menjadi pembagi 256. Pembagi pre-scaler menggunakan komponen jenis IC MC12013. Dimana terdiri dari 16 pin dan bekerja pada kecepatan tinggi. Tegangan operasi yang digunakan +5 Vcc. Keluaran pre-scaler akan mengalami proses pembagian 256 dengan menggunakan tiga buah IC TTL, yaitu 2 buah IC SN 7493 sebagai pembagi 16 dan 8 serta sebuah IC SN 7490 sebagai pembagi 2. Sehingga seluruh frekuensi keluaran dari rangkaian VCO akan mengalami proses pembagi 2560.

6. Osilator dan pembagi 160.

Salah satu sinyal masukan phase detektor adalah sinyal yang dihasilkan oleh rangkaian osilator referensi. Agar sistem Phase Locked Loop dalam keadaan stabil maka sinyal yang dihasilkan rangkaian osilator referensi harus stabil. Untuk hal ini dapat digunakan rangkaian yang dikontrol oleh sebuah kristal. Karena stabilitas frekuensi yang paling besar diberikan oleh osilator kristal.

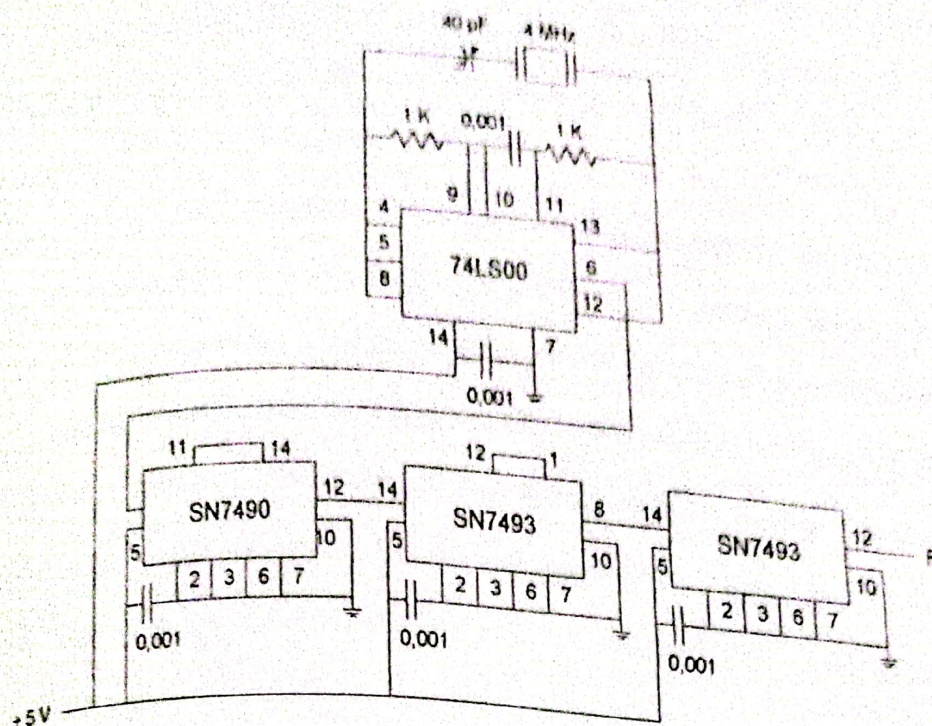
Sinyal yang dihasilkan dari osilator kristal besarnya harus sama dengan sinyal masukan phase detektor yang dihasilkan oleh rangkaian yang terhubung umpan balik. Bila besar harga kedua masukan phase detektor sama, maka phase detektor dapat membandingkan phase kedua sinyal tersebut. Pada rangkaian osilator referensi yang menggunakan komponen kristal 4 MHz juga menggunakan rangkaian pembagi.

$$K = \frac{f_x}{f_i}$$

$$K = \frac{4 \times 10^6}{25 \times 10^3}$$

$$K = 160$$

... untuk menghasilkan frekuensi referensi 25 kHz, dengan menggunakan kristal 4 MHz.
 basis mengalami proses pembagi 160.



Gambar 3-19. Rangkaian osilator referensi dan pembagi 160

Pada perancangan osilator digunakan adalah komponen kristal karena memiliki kestabilan tinggi. Frekuensi osilator kristal yang dihasilkan sebesar 4 MHz. Untuk menghasilkan frekuensi referensi sebesar 25 KHz maka diperlukan rangkaian pembagi 160.

3.3. Penguat Intermediate Frekuensi (IF).

Bagian terbesar dari perolehan penguatan antara detektor dan terminal antenna diberikan oleh penguat IF. Penguat ini mempunyai jaringan antar tingkat filter yang dirancang untuk menolak sinyal-sinyal dari saluran yang berdekatan. Dimana berfungsi melindungi modulator frekuensi terhadap pembebanan pada keluarannya.

Frekuensi IF biasanya lebih besar dari harga frekuensi termodulasi. Lebar pita yang besar diperlukan untuk FM, dimana frekuensi IF yang lebih tinggi dapat memudahkan persyaratan perencanaan filter IF. Filter ini harus memiliki penurunan yang tajam agar dapat menolak sinyal saluran yang berdekatan. Filter ini harus menunjukkan sifat inertas phase terhadap frekuensi dalam pita lewat passband. Filter yang digunakan adalah filter LC.

Pada perancangan penguat IF, IC yang digunakan adalah IC MC1590 yang terdiri dari 8 pin. Input tegangan pada pin 7 dan pin 8 digunakan sebagai ground. IC MC1590 merupakan IC yang digunakan sebagai penguat RF/IF amplifier. Keluaran sinyal penguat IF dihubungkan pada rangkaian filter LC, yang digunakan sebagai tuning frekuensi.

Pada perancangan modulator ini frekuensi yang di tuning sebesar 64 MHz. Frekuensi resonansi dari rangkaian LC seperti pada persamaan (3-8). Frekuensi yang diharapkan $f = 64 \text{ MHz}$ dan induktansi ditentukan $L_1 = 0,5 \mu\text{H}$ dan $L_2 = 0,4 \mu\text{H}$.

Sehingga harga C adalah,

$$C = \frac{1}{4\pi^2(64 \times 10^6)^2 \cdot 0,5 \times 10^{-6}}$$

$$C = 1,237 \cdot 10^{-11}$$

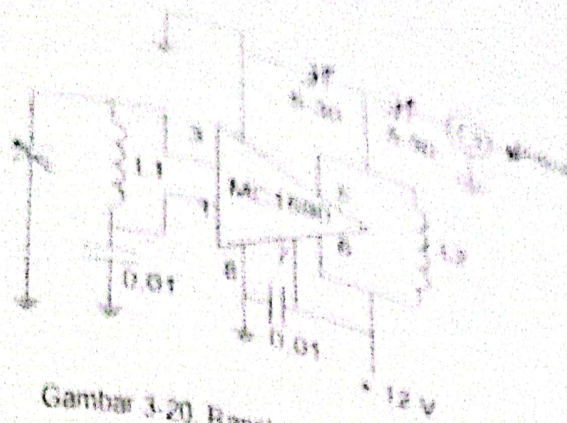
$$C \approx 12 \text{ pF}$$

$$C = \frac{1}{4\pi^2(64 \times 10^6)^2 \cdot 0,4 \times 10^{-6}}$$

$$C = 1,55 \cdot 10^{-11}$$

$$C \approx 15 \text{ pF}$$

Pada perancangan komponen kapasitor yang digunakan merupakan trimer kapasitor yang harganya antar (5 - 30) pF. Harga yang dikalibrasi antara 12 pF dan 15



Gambar 3.20. Rangkaian penguat Intermediate Frekuensi

Keluaran dari rangkaian penguat IF akan di umpan balik pada rangkaian decoder yang digunakan sebagai sinyal pembanding untuk rangkaian phase detector.

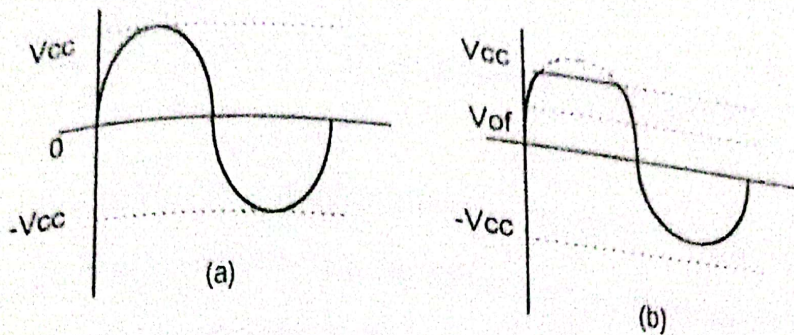
3.4. PRINSIP KERJA.

Sinyal hasil proses sistem FDM 24 kanal merupakan sinyal masukan bagi modulator FDM-FM. Sinyal masukan modulator memiliki daya yang rendah dan sinyal yang kecil. Maka sebelum dilakukan proses modulasi frekuensi dengan sinyal pembawa, sinyal informasi harus stabil. Proses penstabilan sinyal informasi diproses oleh rangkaian penguat pemisah.

3.4.1. Penguat pemisah.

Dimana sinyal FDM diumpan pada sistem penguat diferensial yang berfungsi sebagai penguatan sinyal kecil dengan daya rendah. Proses penguatan dilakukan dengan 3 penguat, dimana pada keluaran op-amp 2 diumpan pada rangkaian limiter (gambar 3-5) yang kemudian dikuatkan pada op-amp 3 yang kemudian diumpan pada rangkaian pre-emphasis (gambar 3-6).

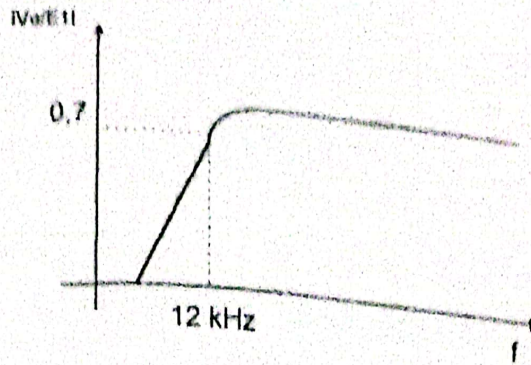
41
 Pada sifat op-amp ideal bila tegangan sinyal masukan $V_i = 0$ maka tegangan keluaran yang dihasilkan $V_o = 0$. Tetapi pada op-amp nyata tegangan masukan tidak sama dengan tegangan keluaran, maka op-amp tersebut mempunyai offset pada tegangan keluarannya. Adanya offset membatasi kemampuan penguat menghasilkan sinyal keluaran.



Gambar 3-21. Pengaruh offset pada sinyal keluaran (a) tanpa offset (b) dengan offset.

Dimana dapat dilihat pada gambar 3-21 bahwa tegangan offset mempengaruhi sinyal keluaran yang berakibat cacat sinyal. Pada sinyal yang cacat maka besar sinyal maksimal adalah pengurangan dari tegangan V_{cc} dengan tegangan offset. Tegangan offset dapat dikurangi dengan memberikan hambatan pada tegangan tak membalik. Sehingga selisih antar I_{b1} dan I_{b2} kecil. Maka digunakan komponen R_b untuk mengendalikan arus offset.

Rangkaian penguat diferensial berfungsi sebagai penguat frekuensi lolos atas (PF). Harga frekuensi yang berada dibawah harga frekuensi resonansi akan diredam dan frekuensi yang diatas harga frekuensi resonansi akan diloloskan. Dimana sinyal masukan dari FDM 24 kanal 12 - 108 kHz. Batasan frekuensi pada penguat diferensial adalah $11,3 \approx 12$ kHz. Maka sinyal yang lebih rendah dari f_o akan diredam.



Gambar 3-22. Batasan lolos atas penguat diferensial.

Keluaran dari penguatan diumpan pada rangkaian limiter yang terdiri dari dua dioda yang dihubungkan seri antara anodanya. Fungsi limiter pada rancangan ini untuk meniadakan moodulasi amplitudo dan kebisingan pada sinyal masukan.

Rangkaian limiter bekerja bila tegangan masukan lebih besar dari yang diharapkan. Dimana bila kedua dioda dalam keadaan " on " maka sesuai persamaan (3-2) dan (3-3) tegangan keluaran adalah,

$$V_o = \frac{1}{3} \cdot V_i$$

bila salah satu " off " maka,

$$V_o = \frac{1}{2} \cdot V_i$$

Rangkaian pre-emphasis berfungsi untuk meratakan kebisingan sehingga memperbaiki perbandingan sinyal to noise. Dengan persamaan frekuensi resonansi dari persamaan (3-4) menghasilkan adalah

$$f_o = \frac{1}{2\pi\sqrt{3.3 \times 10^{-3} \times 470 \times 10^{-6}}} = 127 \text{ Hz} \quad (3-10)$$

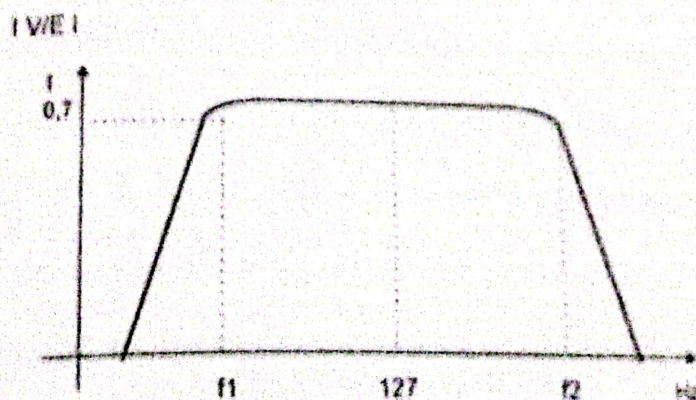


Gambar 3-23 Rangkaian pre-emphasis RC

Jumlah puncak batas frekuensi atas dan batas frekuensi bawah dalam suatu lebar band maka harus diketahui faktor Q. Dari persamaan 3-1 dapat diketahui faktor Q adalah 0,001179. Dimana bila faktor Q < 10 menghasilkan lebar band yang besar. Persamaan frekuensi batas adalah

$$f_{\pm} = \frac{f_0}{2Q} \pm \sqrt{f_0^2 + \left[\frac{f_0}{2Q} \right]^2} \quad (3-11)$$

Lebar bandpass dapat dilihat pada gambar 3-24



Gambar 3-24. Fungsi transfer pre-emphasis

Keluaran sinyal dari rangkaian pre-emphasis akan merupakan sinyal yang stabil yang mempunyai perbandingan sinyal to noise yang baik. Sinyal keluaran ini akan diumpan pada rangkaian modulator. Rangkaian modulator yang digunakan adalah

55
rangkaiannya VCO. Dan untuk menjaga kestabilan frekuensi kerja digunakan rangkaian
dengan frekuensi

3.4.2. Phase locked loop.

Dimana pada perancangan ini rangkaian modulator yang digunakan adalah
rangkaiannya voltage control oscillator. Rangkaian voltage control oscillator adalah rangkaian
yang menghasilkan frekuensi keluaran yang ditala dengan tegangan masukannya. Untuk
menghasilkan frekuensi tinggi rangkaian voltage control oscillator dihubungkan paralel
dengan rangkaian LC. Untuk harga C dan L pada persamaan (3-8) maka frekuensi kerja
adalah.

$$f = \frac{1}{2\pi\sqrt{LC_T}} = 64 \text{ MHz}$$

Dioda varaktor digunakan untuk merubah kapasitansi dari rangkaian LC.
Kapasitansi dioda varaktor berubah sesuai dengan tegangan tala yang diberikan. Bila
tegangan yang diberikan adalah tegangan dc maka kapasitansi varaktor tidak berubah
dan mengunci. Untuk menghitung kapasitansi rangkaian modulator (C_T) yaitu dengan
menjumlahkan kapasitansi pada IC VCO dan 2 dioda yang terhubung seri.

Keluaran dari voltage control oscillator akan merupakan keluaran modulator dan
umpan balik. Keluaran yang berupa frekuensi 64 MHz akan mengalami proses pembagi
2560 untuk menghasilkan frekuensi 25 kHz. Frekuensi ini akan diumpan pada rangkaian
phase detektor. Frekuensi umpan balik tersebut akan dibandingkan dengan frekuensi
referensi yang dihasilkan oleh rangkaian osilator. Frekuensi referensi adalah 25 kHz. Bila
sinyal yang dibandingkan sama dengan sinyal umpan balik maka phase detektor akan
menghasilkan tegangan dc yang digunakan untuk menala dioda varaktor.

45

keluaran dari phase detektor diumpan pada rangkaian filter lolos bawah aktif pada lolos bawah berfungsi untuk meratakan sinyal yang dihasilkan phase detektor. Dimana dengan menentukan harga kapasitansi, frekuensi natural, faktor damping, konstanta, dan pembagi 2560 maka akan diketahui harga komponen R_1 dan R_2 yang dibutuhkan.

3.4.3 Penguat IF.

Penguat ini mempunyai jaringan antar tingkat filter yang dirancang menolak sinyal-sinyal saluran yang berdekatan. Penguat IF berfungsi melindungi modulator frekuensi terhadap pembebanan di keluarannya. Rangkaian penguat IF diparalet dengan rangkaian LC pada masukan dan keluaran. Adapun dengan tujuan menstabilkan sinyal IF yang dihasilkan.

Rangkaian LC yang digunakan sebagai tuning frekuensi. Dimana pada perancangan modulator ini frekuensi yang di tuning sebesar 64 MHz. Frekuensi yang diharapkan $f = 64 \text{ MHz}$ dan induktansi ditentukan $L_1 = 0,5 \mu\text{H}$ dan $L_2 = 0,4 \mu\text{H}$.

dengan persamaan (3-6) harga C adalah,

$$C_1 \approx 12 \text{ pF}$$

$$C_2 \approx 15 \text{ pF}$$

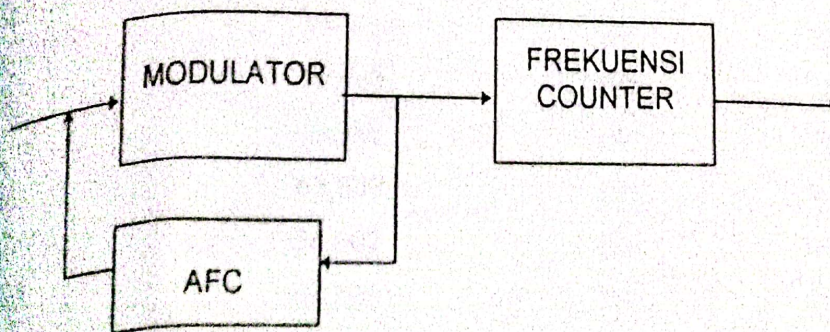
Pada perancangan komponen kapasitor yang digunakan merupakan trimmer kapasitor yang harganya antar 5 pF- 30 pF (gambar 3-20).

BAB 4

PENGUKURAN

KESTABILAN FREKUENSI DARI MODULATOR.

Pengukuran bertujuan untuk mengetahui kestabilan frekuensi kerja dari modulator yang dirancang terhadap perubahan waktu. Pengukuran dilakukan selama 6,5 menit dengan selang waktu 10 detik. Diagram blok pengukuran seperti gambar dibawah ini,



Gambar 4-1. Diagram blok pengukuran kestabilan modulator.

Pengukuran diambil pada saat modulator tidak mendapat masukan sinyal FDM (frequency division multiplexing). Hasil pengukuran frekuensi keluaran dari modulator dapat dilihat pada tabel 4-1. Dari tabel 4-1 dapat dilakukan perhitungan untuk mengetahui nilai

rata-rata frekuensi dan simpangan frekuensi rata-rata yang dapat dilihat pada persamaan (4-1) dan (4-2)

Tabel 4-1
Hasil pengukuran kestabilan modulator

Sepuluh detik ke	fo [MHz]	Sepuluh detik ke	fo [MHz]
1	64,001	21	64,002
2	63,998	22	63,991
3	64,002	23	63,991
4	64,004	24	63,991
5	63,997	25	64,002
6	63,995	26	64,005
7	63,988	27	64,003
8	64,002	28	64,003
9	64,005	29	63,990
10	64,002	30	63,991
11	64,003	31	63,987
12	64,001	32	63,990
13	63,996	33	63,990
14	63,998	34	64,001
15	63,998	35	64,001
16	63,989	36	64,003
17	64,002	37	63,988
18	64,003	38	64,002
19	63,998	39	63,997
20	63,987	40	63,990

amaan statistik untuk mengetahui nilai rata-rata dapat dilihat pada persamaan (4-1)

$$\bar{f} = [\sum f_i] / n \quad (4-1)$$

n = jumlah pengukuran yang dilakukan

f_i = Frekuensi keluaran pada pengukuran ke - i

$i = 1, 2, 3, \dots, n$

Jika pengukuran dari tabel 4-1 dimasukkan pada persamaan (4-1) maka akan diperoleh hasil nilai frekuensi rata-rata sebesar 63,996 MHz.

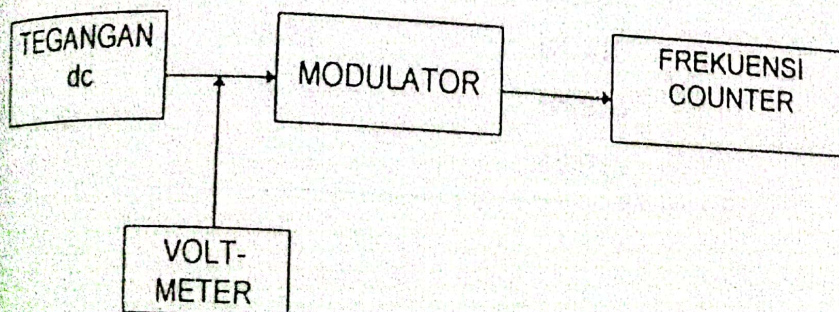
Sedangkan persamaan simpangan frekuensi rata-rata dapat dinyatakan dengan persamaan,

$$\Delta f = \sqrt{[\sum (f_i - \bar{f})^2 / n(n-1)]} \quad \dots \dots \dots (4-2)$$

$$\Delta f = 5,461 \text{ kHz}$$

2. FAKTOR PENGUATAN MODULATOR FREKUENSI.

Untuk mengetahui besarnya faktor penguatan dan linieritas dari modulator frekuensi ini maka digunakan alat bantu seperti rangkaian blok diagram dibawah ini,



Gambar 4-2. Diagram blok faktor penguatan.

pengukuran dilakukan dengan memberikan tegangan searah pada masukan modulator.
frekuensi keluaran modulator diukur dengan menggunakan penghitung
frekuensi.

Tabel 4-2
Pengukuran faktor pengulangan

Vdc [volt]	fo [MHz]
3,12	63,237
4,33	63,587
4,66	63,662
4,78	63,701
4,9	63,731
4,92	63,786
4,96	63,853
4,98	63,904
5,01	63,947
5,03	64,012
5,05	64,031
5,28	64,078
5,42	64,165
5,75	64,217
6,18	64,369
6,21	64,412
6,75	64,826
7,10	65,015

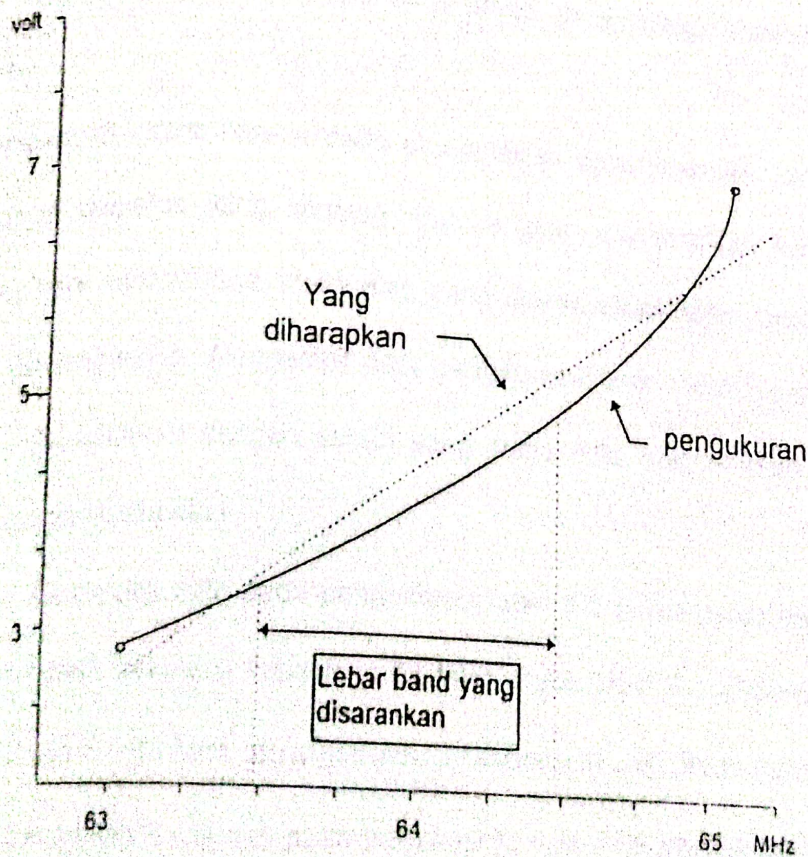
Hasil pengukuran terdapat pada tabel 4-2. Dari hasil tabel dapat dilihat adanya
frekuensi keluaran yang sebanding dengan tegangan masukannya (linier)
dari hasil pengukuran ini dapat diketahui harga rata-rata selisih kenaikan frekuensi

keluaran simpangan frekuensi, yaitu sebesar 0,418 MHz dengan harga rata-rata tegangan masukan ΔV sebesar 0,222 Volt. Dengan demikian dapat dihitung faktor penguatan modulator dengan menggunakan persamaan :

$$K_v = \Delta f / \Delta V \times 2\pi \text{ rad/s/v}$$

$$K_v = 11,81 \times 10^6 \text{ rad/s/v}$$

Untuk linieritas modulator akan digambarkan dalam bentuk grafik frekuensi keluaran versus tegangan masukan. Dimana pada gambar grafik dapat dilihat hubungan antara keduanya.



Gambar 4-3. Grafik frekuensi keluaran versus tegangan masukan.

4.1. PEMBAHASAN.

Percobaan yang dilakukan untuk mengetahui kestabilan frekuensi kerja adalah dengan mengukur terjadi tidaknya simpangan. Pada percobaan 4.1 persamaan (4-1) dapat diketahui terjadi penyimpangan frekuensi kerja rata-rata sebesar $\Delta f = 5,451 \text{ kHz}$. Penyimpangan yang terjadi diharapkan mendekati nol. Maka perbandingan frekuensi kerja hasil dan pengukuran dan frekuensi kerja yang direncanakan adalah 0,008 %. Toleransi penyimpangan ini dikatakan baik karena penyimpangan terjadi masih dalam keadaan frekuensi terkunci.

Berdasarkan hasil pengukuran pada rangkaian modulator dapat diketahui faktor konstanta penguatan modulator tersebut yaitu $11,81 \cdot 10^6 \text{ rad/s/v}$. Pada data book, untuk modulator dengan menggunakan IC MC1648 mempunyai faktor penguatan $K_v = 11 \cdot 10^6 \text{ rad/s/v}$. Dari hasil pengukuran dan data book terjadi penyimpangan faktor penguatan sebesar 7,3 %.

Penyimpangan terjadi karena pada pengambilan data tegangan pada tabel 4-2 tidak mempunyai kelipatan yang konstan. Hal ini akan menimbulkan keluaran harga frekuensi yang tidak kontinu juga. Maka data yang diaplikasikan dalam grafik tidak linier akan terjadi penyimpangan. Mengambil data dengan kelipatan selisih yang sama akan menghasilkan nilai keluaran dengan selisih yang sama pula. Hal ini akan menghindari terjadinya simpangan pada data.

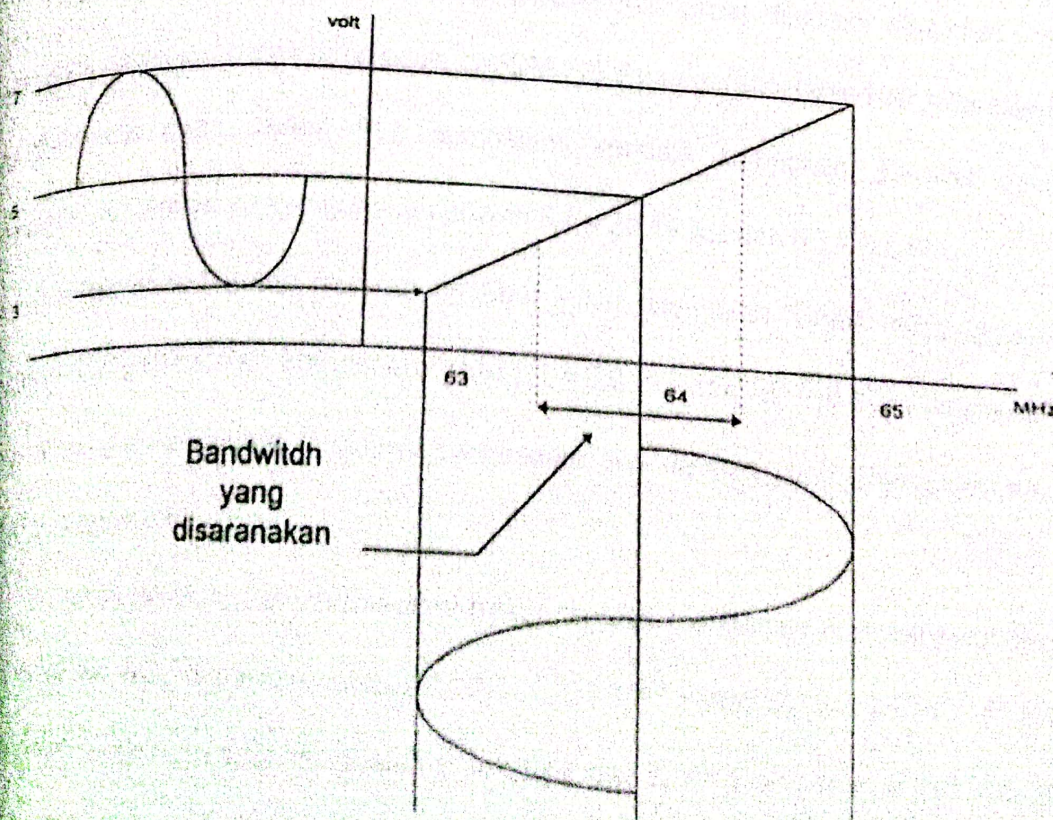
Dengan mengambil data pada pengukuran tabel 4-2 maka dapat diketahui sinyal yang dimodulasi pada frekuensi kerja $f_c = 64 \text{ MHz}$. Pada tabel 4-2 didapat data bahwa pada frekuensi kerja $f_c = 64 \text{ MHz}$ tegangan adalah sebesar 5 volt. Pada frekuensi $f_c - \Delta f = 63 \text{ MHz}$ tegangan adalah 3 volt dan pada frekuensi $f_c + \Delta f = 65 \text{ MHz}$ tegangan sebesar 7 volt. Maka deviasi frekuensi Δf sebesar 1 MHz.

Untuk indeks modulasi frekuensi (m_f) yang bekerja pada 64 MHz adalah $m_f = \frac{\Delta f}{f_m}$

Nilai m_f merupakan frekuensi maksimum dari frekuensi informasi yang masukan yaitu sebesar 100 kHz. Didapat indeks modulasi, $m_f = 9$. Besar bandwitdh dari modulasi frekuensi ini adalah 2,22 MHz dengan menggunakan persamaan 2-6. Pada gambar 4-3 dapat dilihat bahwa lebar frekuensi antara 63 MHz sampai 65 MHz tidak linier.

Maka disarankan penggunaan sisi bawah dan sisi atas frekuensi sebesar 63,5 MHz sampai 64,5 MHz. Lebar sisi-sisi frekuensi ini mempunyai simpangan yang lebih kecil dari batas antara 63 MHz sampai 65 MHz (pada gambar 4-4).

Maka deviasi frekuensi Δf sebesar 500 kHz. Untuk indeks modulasi frekuensi (m_f) yang bekerja pada 64 MHz adalah 4. Besar bandwitdh dari modulasi frekuensi ini adalah $B = 21,2$ MHz dengan menggunakan persamaan 2-6. Gambar sinyal modulasi dengan frekuensi carrier 64 MHz adalah,



Gambar 4-4. Sinyal modulasi dengan frekuensi carrier 64 MHz.

51
terjadinya penyimpangan faktor penguatan dan kestabilan frekuensi diakibatkan beberapa hal antara lain:

Ketepatan dalam pengukuran.

Ketidaktepatan dalam membaca pada alat ukur dapat berakibat terjadinya kesalahan dalam mengambil nilai data. Ketelitian dalam membaca data pada alat bantu dapat menghindari terjadinya kesalahan data. Sistem kalibrasi alat bantu juga mempengaruhi dalam ketepatan penunjukan pada alat ukur yang menyebabkan pergeseran nilai dengan nilai yang diharapkan dalam mengambil data. Melakukan kalibrasi alat bantu sebelum melakukan pengukuran dapat menghindari penunjukan data yang salah.

Menentukan nilai komponen yang digunakan.

Tidak semua nilai komponen yang dikehendaki dapat dijumpai dipasaran. Hal ini terjadi dalam perancangan modulator FDM-FM. Pada perancangan filter lolos bawah yang digunakan pada sistem PLL mengalami kendala komponen. Dimana dalam perhitungan, komponen yang digunakan adalah $R1 = 20,14 \text{ K}\Omega$ dan $R2 = 8,8 \text{ K}\Omega$.

Nilai komponen untuk besaran tersebut sukar ditemukan. Untuk menanggulangi digunakan nilai pendekatan komponen, yaitu $R1 = 20 \text{ K}\Omega$ dan $R2 = 9 \text{ K}\Omega$ (halaman 29). Oleh karena hal ini akan berakibat terjadinya pergeseran nilai dengan yang diharapkan, maka akan terjadi penyimpangan.

Perancangan penguat intermediate frekuensi juga mengalami masalah komponen. Komponen yang digunakan sebesar, $C = 1,237 \cdot 10^{-11} \text{ F}$ dan $C = 1,55 \cdot 10^{-11} \text{ F}$. Nilai pendekatan komponen kapasitor adalah $C = 12 \text{ pF}$ dan $C = 15 \text{ pF}$ (halaman 38). Dengan menggunakan komponen perhitungan akan didapat frekuensi kerja sebesar 64 MHz.

terjadi dengan adanya pergeseran nilai komponen kapasitor tersebut berakibat terjadinya pergeseran frekuensi kerja yang diharapkan.

Hal ini terjadi pula dalam menentukan nilai induktansi pada rangkaian voltage control oscillator. Seperti masalah pada filter dan penguat intermediate frekuensi, rangkaian VCO juga mengalami masalah dalam mencari nilai komponen yang sesuai dengan perhitungan.

Dalam perancangan tidak bisa dihindari terjadinya penyimpangan dalam hasil yang diharapkan. Selama penyimpangan yang terjadi tidak besar, hal tersebut dapat dimaklumi.

BAB 5

KESIMPULAN

Dari hasil pengamatan dan pengukuran yang telah dilakukan akhirnya dapat diambil beberapa kesimpulan.

Kestabilan frekuensi dari modulator dapat dilihat dari penyimpangan rata-rata terhadap kerja modulator yaitu $\Delta f = 5,461 \text{ kHz}$. Kestabilan dari modulator ini cukup baik. Persentase simpangan frekuensi kerja modulator FM-FDM adalah 0,008%.

Penguatan dari modulator FM-FDM mengalami penyimpangan. Dari pengukuran didapat faktor simpangan modulator FM-FDM adalah $11,81 \times 10^6$. Sedangkan dari standart sheet book faktor penguatan adalah 11×10^6 . Simpangan faktor penguatan yang terjadi sebesar 7,3%.

Sedangkan ketabilan yang baik adalah penyimpangan sama dengan nol. Penyimpangan terjadi dikarenakan beberapa hal antara lain penggunaan alat ukur yang tidak presisi (tidak sesuai dengan kalibrasi). Pemakaian komponen yang tidak sesuai dengan perhitungan (memakai nilai komponen pendekatan). Dan dalam pengambilan data selisih antara data satu dengan data lainnya tidak sama besar. Sehingga data yang didapat pada pengukuran tidak linier (terjadi pergeseran).

4. Dengan menggunakan frekuensi kerja 64 MHz dan sisi bawah 63,5 MHz dan sisi atas 64,5 MHz akan mendapatkan sinyal termodulasi yang baik. Lebar band adalah 2,21 MHz dan indeks modulasi sama dengan 4. Semakin kecil lebar band yang digunakan maka semakin kecil simpangan yang terjadi.

DAFTAR PUSTAKA

1. Caughlin, Robert F ; " Operational Amplifiers and Linier Integrated Circuit"
Wentworth Institut of Technology, 1985.
2. Freeman, Roger L. ; " Telecommunication System Engineering "
John Wiley & Sons Inc, 1980
3. Loveday, George. ; " Intisari Elektronika "
PT Elex Media Komputindo, 1982
4. Roddy, Dennis ; " Komunikasi Elektronika "
penerbit Erlangga, 1993
5. Schilling, Taub ; " Principles of Communication System "
McGraw - Hill, 1981.
6. S, Ghosh ; " Bandwidfh Phase Lock Loops "
Electronic Design, 1978
7. S, Warsito ; "Vademekum Elektronika "
PT Gramedia Pustaka Utama, 1990

1. 系統設計/製造部

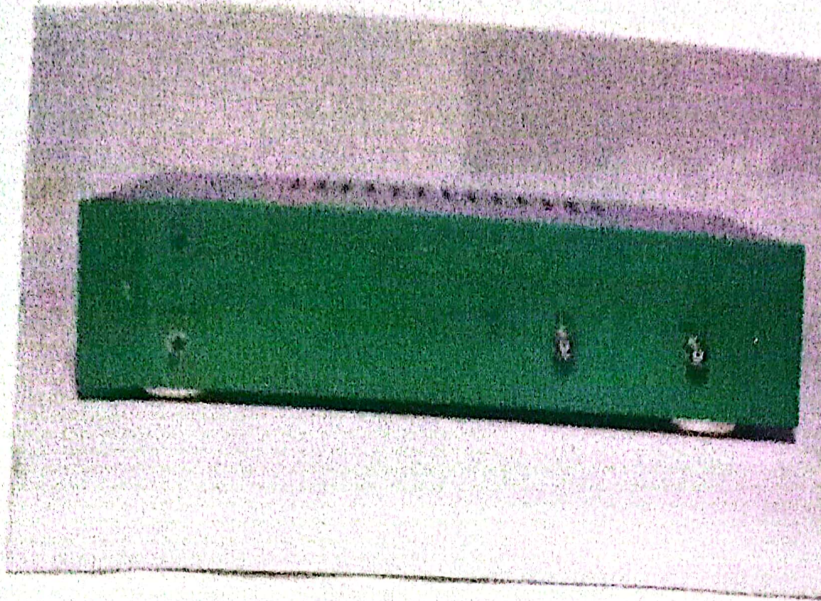


Photo modulator FDM-FM tampak depan

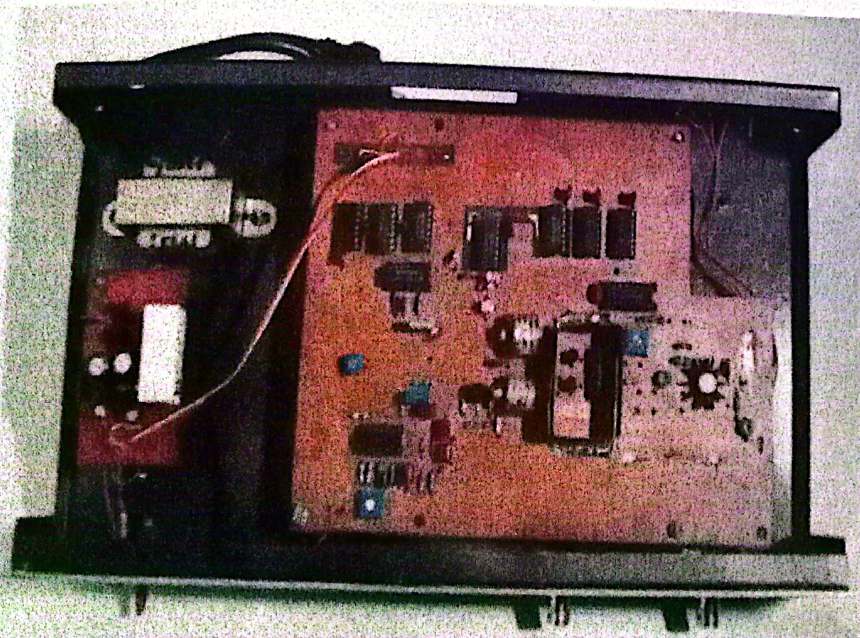


Photo rangkaian modulator FDM-FM

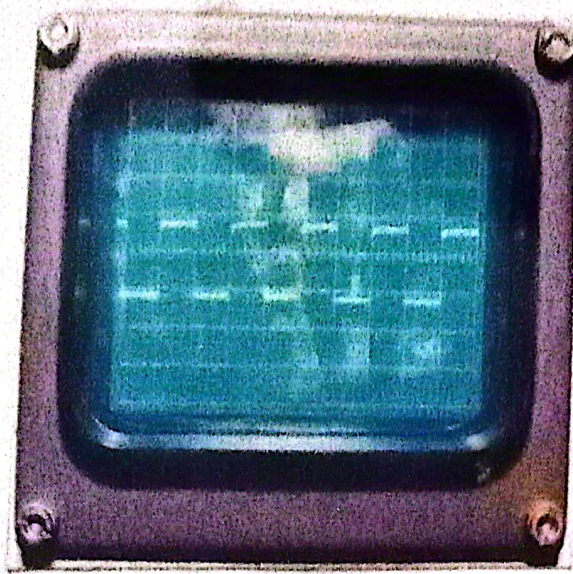


Photo sinyal keluaran dari osilator referensi 25 kHz

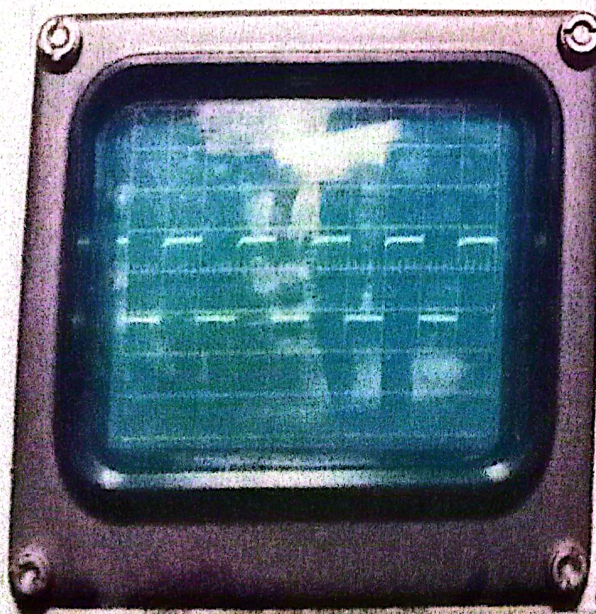


Photo sinyal umpan balik VCO sebagai masukan phase detektor 25 kHz

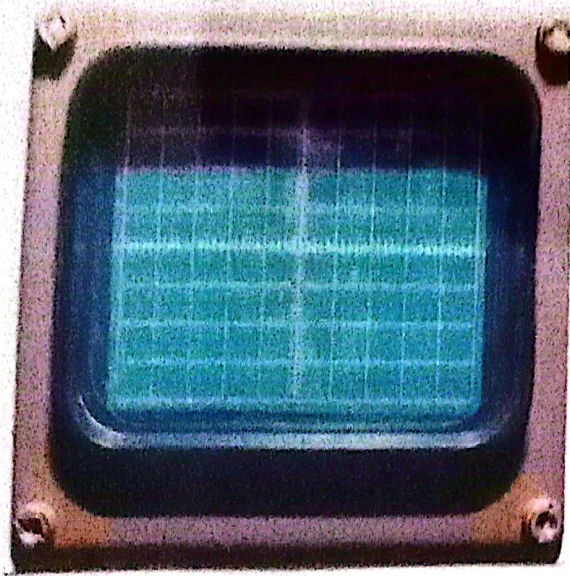


Photo sinyal keluaran phase detektor yang se-phase

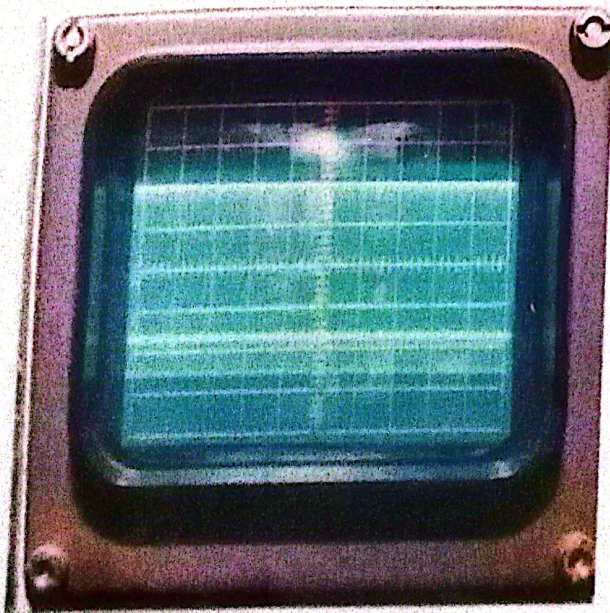
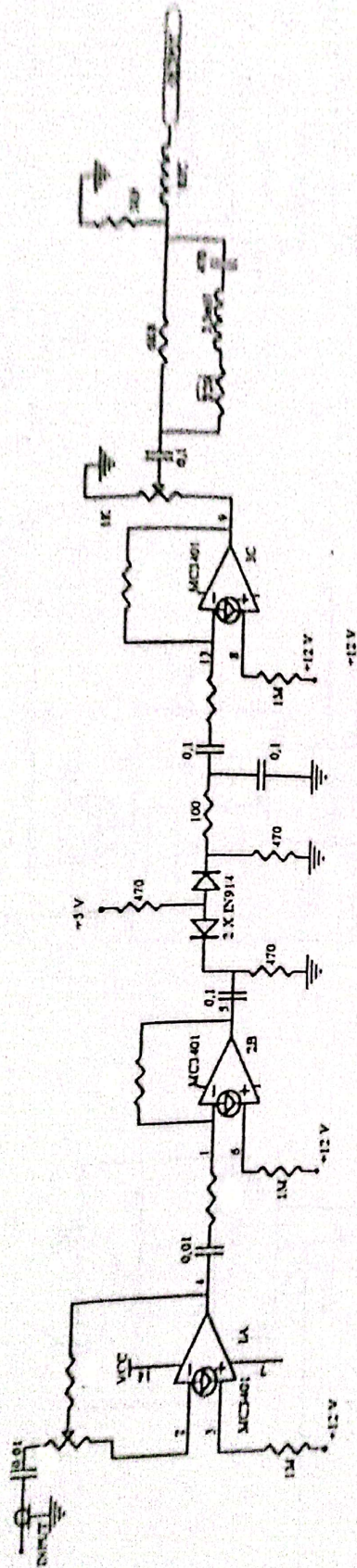
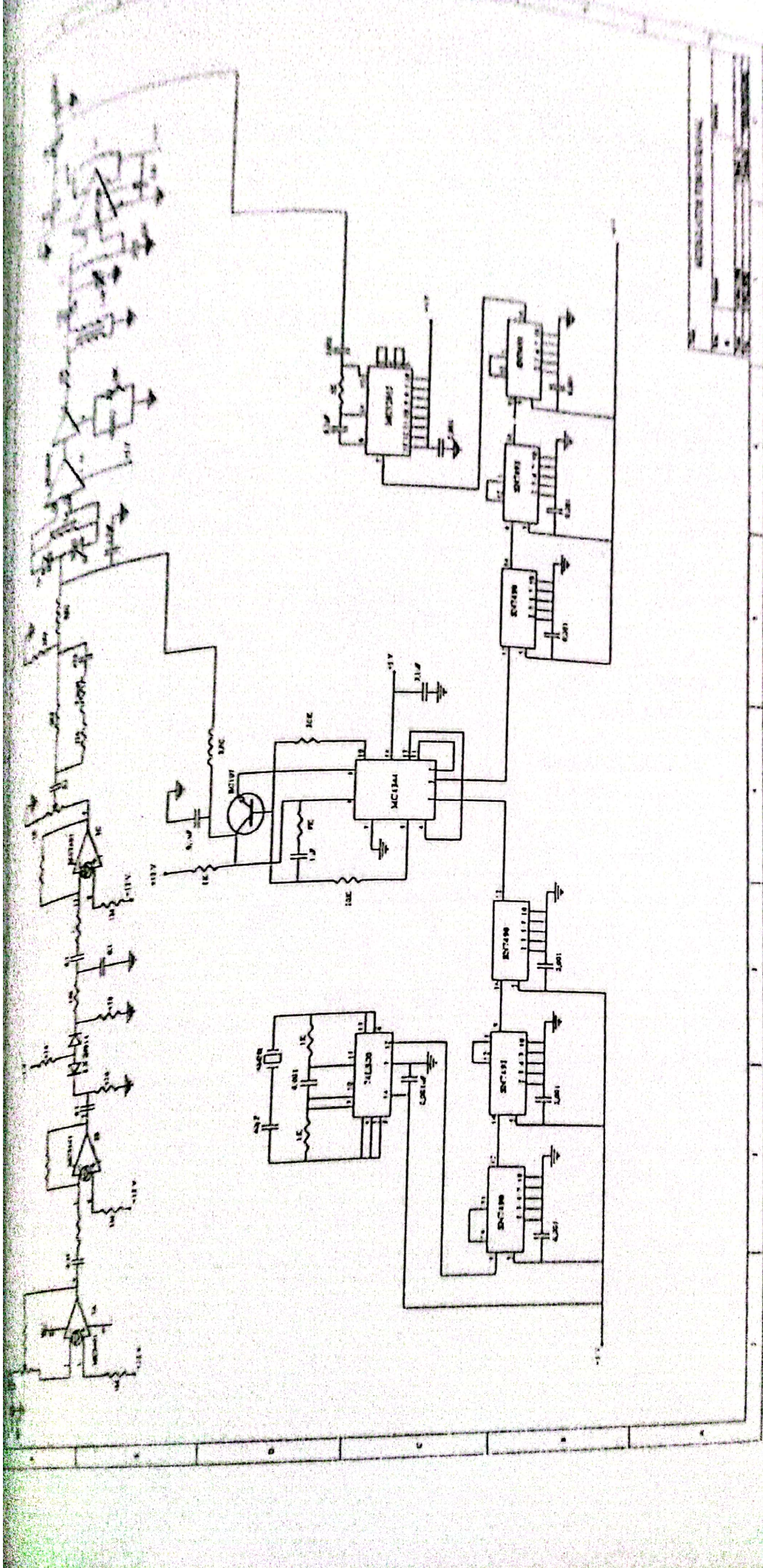


Photo sinyal keluaran modulator FDM-FM dengan frekuensi kerja 64 MHz
(setelah phase pembagi 10)

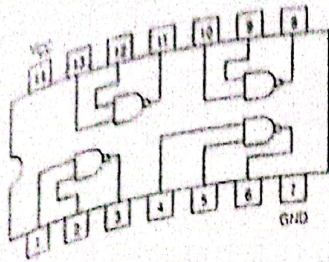


BLOK RANGKAIAN MENUNTUN PENUGAS			
No	Nama	Angka	Nilai
1	A1		
2	A2		
3	A3		
4	A4		



MOTOROLA

QUAD 2-INPUT NAND GATE



SN54/74LS00

QUAD 2-INPUT NAND GATE
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08



H SUFFIX
PLASTIC
CASE 645-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

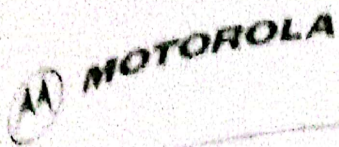
SN54LSXXJ Ceramic
SN74LSXXN Plastic
SN74LSXXD SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V _{CC}	Supply Voltage	5.1 7.1	4.5 4.75	5.0 5.0	5.5 5.25	V
T _a	Operating Ambient Temperature Range	5.1 7.1	-55 0	25 25	125 70	°C
I _{OL}	Output Current — High	5.1 7.1			-0.4	mA
I _{OL}	Output Current — Low	5.1 7.1			4.0 8.0	mA

FAST AND LS TTL DATA

5-2



MC4344
MC4044

PHASE-FREQUENCY DETECTOR

The MC4344 consists of two digital phase detectors, a charge pump, and an amplifier, in combination with a voltage-controlled oscillator (such as the MC4374-4074 or MC1648). It is useful in a broad range of phase-locked loop applications. The circuit accepts TTL waveforms at the R and V inputs and generates an error voltage that is proportional to the frequency and/or phase difference of the input signals. Phase detector #1 is intended for use in systems requiring zero frequency and phase difference at lock. Phase detector #2 is used if quadrature lock is desired. Phase detector #2 can also be used to indicate that the main loop, utilizing phase detector #1, is out of lock.

Operating Frequency = 8 MHz typ
Input Loading Factor: R, V = 3
Output Loading Factor (Pin 8) = 10
Total Power Dissipation = 85 mW typ pkg
Propagation Delay Time = 9.0 ns typ
(thru phase detector)

PHASE-FREQUENCY DETECTOR

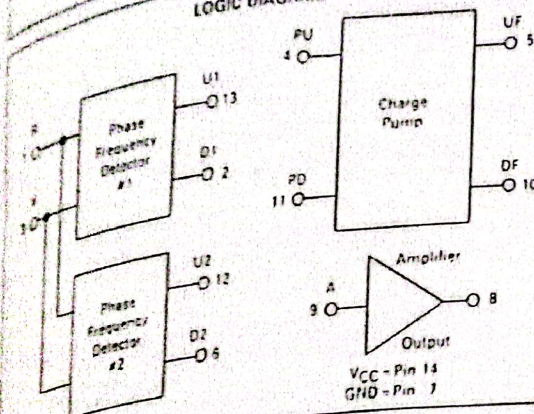


L SUFFIX
CERAMIC PACKAGE
CASE 837
(TO 118)

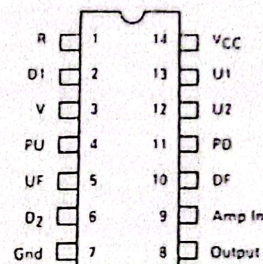
P SUFFIX
PLASTIC PACKAGE
CASE 646
MC4044 only



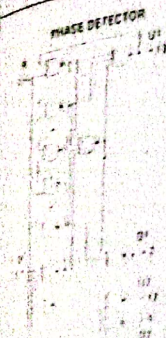
LOGIC DIAGRAM



PIN ASSIGNMENT



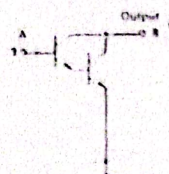
PHASE DETECTOR



CHARGE PUMP



AMPLIFIER



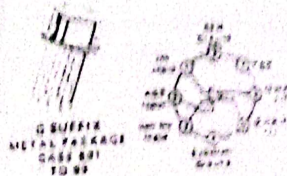
*TMAx and B are not shown.

MC1590

WIDEBAND AMPLIFIERS WITH AGE

1997年10月1日起实施

214 COLLECTION



1. THE UNITED STATES OF AMERICA

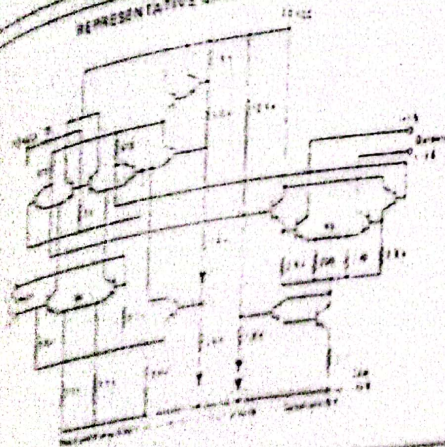
ALL INFORMATION CONTAINED HEREIN IS UNCLASSIFIED
DATE 08-17-2010 BY 60322 JAL/STP

1. High Power Amp: 30 dB gain @ 10 MHz
 40 dB gain @ 100 MHz
 20 dB gain @ 120 MHz
 2. Low Power Amp: 20 dB gain @ 10 MHz
 40 dB gain @ 100 MHz
 3. Low Power Amp: 40 dB gain @ 10 MHz
 4. Low Power Amp: 40 dB gain @ 10 MHz
 5. Low Power Amp: 40 dB gain @ 10 MHz

Symbol	Value
U-2	118
U-3	113

MAXIMUM RATINGS (TA = +25°C unless otherwise noted)			
Rating	Symbol	Value	Unit
Power Dissipation	P_{tot}	118	Watt
Operating Voltage	V_{DS}	118	Volt
Gate Voltage	V_{GS}	20	Volt
Drain Current	I_{DSS}	5.0	mA
Transconductance	g_m	-65 to -125	μS
Operating Frequency Range	$f_{1/2}$	-65 to +125	$^{\circ}C$
Storage Temperature Range	T_j	-125	$^{\circ}C$
Lead Temperature			

REPRESENTATIVE CIRCUIT SCHEMATIC



ADMITTANCE PARAMETERS $V_{CC} = +12 \text{ Vcc}$
 $T_A = +25^\circ\text{C}$

Parameter	Symbol	T = MHz		Unit
		30	60	
Single Input Input Attenuation	β_{11}	0.4	0.6	dB
Single Input Output Attenuation	β_{22}	1.2	3.0	dB
Single Input Output Attenuation	β_{22}	0.55	0.5	dB
Forward Transfer Attenuation (Pin 1 to Pin 5)	β_{21} (Polat)	175	152	dB
Reverse Transfer Attenuation	β_{12}	-30	-155	dB
Reverse Transfer Attenuation	β_{12}	-0	-0	dB
Reverse Transfer Attenuation	β_{12}	-0	-0	dB

The value of Reverse Transfer Admittance includes the test circuit admittance of the test circuit used in the measurement. The total conductance across the linearity test circuit is 0.025 of and is a practical value for design calculations that in the measurement of the device alone. (See Figure 10)

SCATTERING PARAMETERS $V_{CC} = +12 \text{ Vdc}$
 $T_A = +25^\circ\text{C}$, $Z_0 = 50 \Omega$

Parameter	Symbol	T = 400 K		Unit
		30	40	
Energy fluctuations	$\langle \delta E^2 \rangle$	0.95	0.93	ergs/mole
Configuration	$\langle \delta E^2 \rangle$	7.3	5.0	
Entropy fluctuations	$\langle \delta S^2 \rangle$	0.99	0.90	ergs/mole
Configuration	$\langle \delta S^2 \rangle$	7.7	5.5	
Temperature	$\langle \delta T^2 \rangle$	16.8	14.7	deg. K
Configuration	$\langle \delta T^2 \rangle$	128	84.3	
Pressure	$\langle \delta P^2 \rangle$	0.0034	0.0037	ergs/cm ³
Configuration	$\langle \delta P^2 \rangle$	88.7	77.2	

MOTOROLA

VOLTAGE-CONTROLLED OSCILLATOR

The MC1648 requires an external parallel tank circuit consisting of an inductor (L) and capacitor (C) for maximum performance. A voltage variable input for the oscillator (VCO). The device is also designed for use in the Motorola Phase-Locked Loop applications requiring a fixed or variable frequency clock source. (See Figure 2.) The MC1648 may be operated from a +5.0 Vdc supply or a -5.0 Vdc supply, depending upon system requirements.

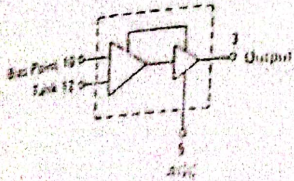
Supply Voltage	Gnd Pins	Supply Pins
+5.0 Vdc	7, 8	1, 14
-5.0 Vdc	1, 14	7, 8

MC1648 PIN CONVERSION DATA
NON STANDARD

	Tank	VCC	VCC	Output	AGC	VEE	VEE	Bias Point
DIP	1	2	3	4	5	6	7	8
PLP	12	13	1	3	5	7	8	10
PLP	18	20	2	4	8	10	12	14

Note: All unused pins are not connected.

LOGIC DIAGRAM

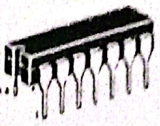


Input Capacitance: 6.0 pF typ
Maximum Sinking Current: 10 mA
Maximum Output Current: 10 mA
Power Dissipation: 100 mW (TA = 25°C)
Supply Current: 100 μA (typ)
Frequency: 100 kHz (typ)

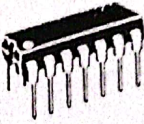
VCC: Pin 1
VCC: Pin 14
VCC: Pin 1

MC1648

VOLTAGE-CONTROLLED OSCILLATOR



L SUFFIX
CERAMIC PACKAGE
CASE 632



P SUFFIX
PLASTIC PACKAGE
CASE 645

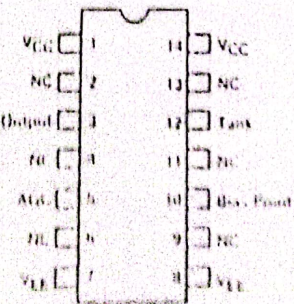


D SUFFIX
PLASTIC PACKAGE
CASE 751



FN SUFFIX
PLASTIC PACKAGE
CASE 775

PIN ASSIGNMENT



MOTOROLA

DECADE COUNTER; DIVIDE-BY-TWELVE COUNTER; 4-BIT BINARY COUNTER

The SN54/74LS90 and SN54/74LS93 are high-speed decade and divide-by-twelve counters. Each counter has a divide-by-ten and a divide-by-five section which are triggered by a HIGH-to-LOW transition on the clock input. Each section can be used separately or tied together to form a 2-input gated Master Reset (Clear), and the LS90 also has a 2-input gated Master Set (Preset 9).

Typically 45 mW
Typically 42 MHz

Operating Modes: BCD, Biquinary, Divide-by-Twelve

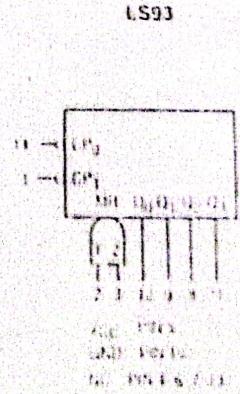
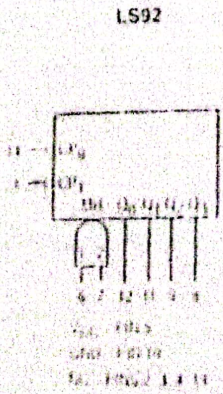
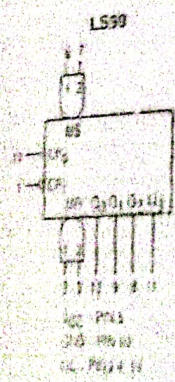
Nodes Limit High Speed Termination Effects

- Clock (Active LOW) going edge input to 4 Section
- Clock (Active LOW) going edge input to 4 Section (LS90) or 4 Section (LS93)
- Clock (Active LOW) going edge input to 4 Section (LS93)
- Master Reset (Clear) inputs
- Master Set (Preset 9, LS90) inputs
- Output from 4 Section (Modes b & c)
- Outputs from 4 Section (LS90) or 4 Section (LS93)
- 4 Section (LS93) outputs (Modes b)

LOADING (Pulsed)	
HIGH	LOW
0.5 U/L	1.5 U/L
0.5 U/L	2.0 U/L
0.5 U/L	1.0 U/L
0.5 U/L	0.25 U/L
0.5 U/L	0.25 U/L
10 U/L	5 (2.5) U/L
10 U/L	5 (2.5) U/L

For the LS90, 1.4 kΩ pull-up to V_{CC} is required for the CP₁ input of the 4-section output. For the LS93, 1.4 kΩ pull-up to V_{CC} is required for the CP₁ input of the 4-section output. For the LS90, 1.4 kΩ pull-up to V_{CC} is required for the CP₁ input of the 4-section output. For the LS93, 1.4 kΩ pull-up to V_{CC} is required for the CP₁ input of the 4-section output.

LOGIC SYMBOL



FAST AND LS TTL DATA

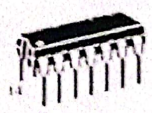
5-89

SN54/74LS90
SN54/74LS92
SN54/74LS93

DECADE COUNTER;
DIVIDE-BY-TWELVE COUNTER;
4-BIT BINARY COUNTER
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 612-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 7514-02

ORDERING INFORMATION

SN54LSXXJ Ceramic
SN74LSXXN Plastic
SN74LSXXD SOIC

5

Quad Single Supply Operational Amplifiers

These internally compensated Norton operational amplifiers are designed specifically for single positive power supply applications found in industrial control systems and automotive electronics. Each device contains four non-inverting amplifiers — making it ideal for applications such as active filters, non-channel amplifiers, tachometers, oscillators and other similar usage.

- Single Supply Operation
- Internally Compensated
- Wide Unity Gain Bandwidth: 4.0 MHz Typical
- Low Input Bias Current: 50 nA Typical
- High Open-Loop Gain: 1000 V/V Minimum
- Large Output Voltage Swing: $(V_{CC} - 1) V_{p-p}$

MC3301 LM2900
MC3401 LM3900

QUAD OPERATIONAL AMPLIFIERS

SILICON MONOLITHIC
INTEGRATED CIRCUIT

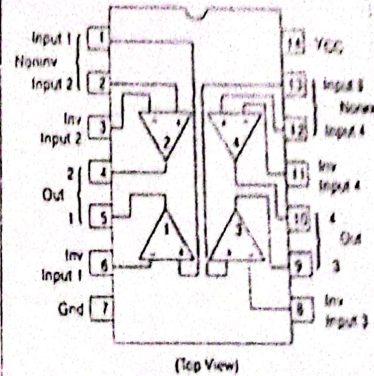


DIP SUFFIX
PLASTIC PACKAGE
CASE 647

D SUFFIX
PLASTIC PACKAGE
CASE 751A
(SO-14)



PIN CONNECTIONS



MAXIMUM RATINGS

Rating	Symbol	LM2900/ LM3900	MC3301	MC3401	Unit
Supply Voltage	V_{CC}	+32	+28	+18	V
Input Current (I_{in} or I_{in-})	I_{in}		50		mA
Output Current	I_O		50		mA
Power Dissipation ($T_A = +25^\circ\text{C}$)	P_D		625		mW
Derate above $T_A = +25^\circ\text{C}$	$1/P_{dJA}$		5.0		mW/°C
Ambient Temperature Range	T_A	-40 to +85 0 to +70	-40 to +85	0 to +70	°C
Storage Temperature Range	T_{stg}		-65 to +150		°C

ORDERING INFORMATION

Device	Temperature Range	Package
LM3900D MC3401D	0° to +70°C	SO-14
LM3900N MC3401P		Plastic DIP
LM2900N MC3301P	-40° to +85°C	

MOTOROLA

VVC —▶◀—

SILICON EPICAP DIODES

Available in the popular PLASTIC PACKAGE for high volume applications (FM Radio and TV tuning and AFC, general frequency converter and tuning applications) providing solid-state reliability in mechanical mounting conditions.

- High-Gain Guaranteed Minimum Values
- Constant and Uniform Tuning Ratio
- Capacitance Tolerance - 10%
- Standard Typical Design Curves

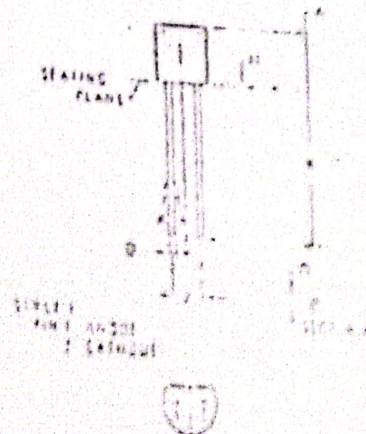
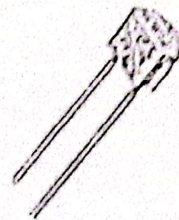
PARAMETERS

Parameter	Symbol	Value	Unit
Reverse Voltage	V_R	30	Volts
Forward Current	I_F	100	mA
Capacitance @ $f = 100 \text{ kHz}$	C_0	200	pF
Capacitance @ $f = 1 \text{ MHz}$	C_1	2.8	pF
Capacitance Tolerance	$\pm$	10%	
Temperature Range	T_{j, T_A}	-55 to +175	$^{\circ}\text{C}$

MY 2101
thru
MY 2115

VOLTAGE-VARIABLE
CAPACITANCE DEVICES

0.8-100 pF
30 VOLTS



DIM.	MIN.		MAX.	
	INCHES	MILLIMETERS	INCHES	MILLIMETERS
A	0.15	3.81	0.15	3.81
B	0.10	2.54	0.10	2.54
C	0.10	2.54	0.10	2.54
D	0.10	2.54	0.10	2.54

DATE 10/7/71